

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-332245
(P2000-332245A)

(43) 公開日 平成12年11月30日 (2000. 11. 30)

(51) Int.Cl. ⁷	識別記号	F I	テマコード (参考)	
H 0 1 L	29/78	H 0 1 L 29/78	3 0 1 P	5 F 0 4 0
	21/336		C	5 F 0 4 5
	21/31		S	5 F 0 4 8
	21/316	21/316	1 0 2 C	5 F 0 5 8
	21/8234	27/08	3 2 1 D	

審査請求 未請求 請求項の数 8 O L (全 16 頁) 最終頁に続く

(21) 出願番号 特願平11-144706
(22) 出願日 平成11年5月25日 (1999. 5. 25)

(71) 出願人 000002185
ソニー株式会社
東京都品川区北品川6丁目7番35号
(72) 発明者 片岡 豊隆
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内
(74) 代理人 100094363
弁理士 山本 孝久

最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法及びp形半導体素子の製造方法

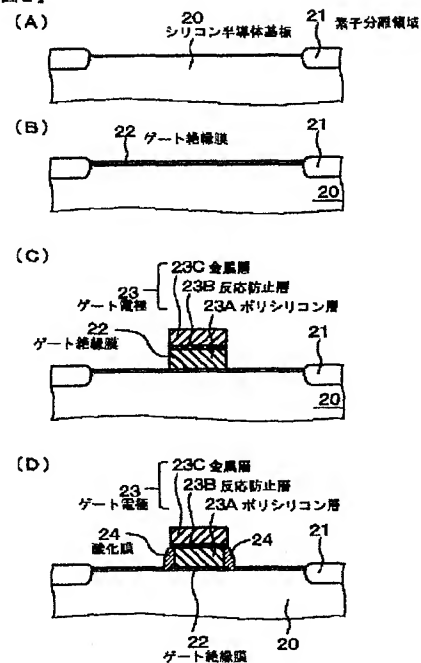
(57) 【要約】

【課題】 ポリメタル構造を有するゲート電極に対する後酸化を行うとき、ポリシリコン層の表面を選択的に酸化することができ、しかも、後酸化に起因した半導体素子の閾値電圧の変動を出来る限り抑制し得るp形半導体素子の製造方法を提供する。

【解決手段】 p形半導体素子の製造方法は、(A) 半導体層20の表面にゲート絶縁膜22を形成する工程と、

(B) 該ゲート絶縁膜22上に、p形不純物を含むシリコン層23A、及び金属層23Cが積層されて成るゲート電極23を形成する工程と、(C) 酸素ガス及び水素ガスに電磁波を照射することによって生成した水蒸気及び水素ガスにゲート電極23を晒し、以て、露出したシリコン層23Aに酸化膜24を形成し、且つ、金属層23Cの酸化を抑制する工程を備える。

【図2】



【特許請求の範囲】

【請求項1】酸素ガス及び水素ガスに電磁波を照射することによって生成した水蒸気及び水素ガスに、シリコン層及び金属層が積層され、側面にシリコン層が露出した積層体を晒すことを特徴とする半導体装置の製造方法。

【請求項2】金属層はタングステンから成り、積層体はゲート電極であることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】露出したシリコン層の表面のみを酸化することを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項4】電磁波はマイクロ波であることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項5】(A)半導体層の表面にゲート絶縁膜を形成する工程と、

(B)該ゲート絶縁膜上に、p形不純物を含むシリコン層、及び金属層が積層されて成るゲート電極を形成する工程と、

(C)酸素ガス及び水素ガスに電磁波を照射することによって生成した水蒸気及び水素ガスにゲート電極を晒す工程、を備えることを特徴とするp形半導体素子の製造方法。

【請求項6】金属層はタングステンから成ることを特徴とする請求項5に記載のp形半導体素子の製造方法。

【請求項7】露出したシリコン層の表面のみを酸化することを特徴とする請求項5に記載のp形半導体素子の製造方法。

【請求項8】電磁波はマイクロ波であることを特徴とする請求項5に記載のp形半導体素子の製造方法。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】本発明は、半導体装置の製造方法及びp形半導体素子の製造方法に関する。

【0002】

【従来の技術】近年、CMOSトランジスタにおいては、低消費電力化のために低電圧化が図られており、そのために、PMOS半導体素子とNMOS半導体素子に対して、十分に低く、しかも対称な閾値電圧が要求される。このような要求に対処するために、PMOS半導体素子においては、これまでのn形不純物を含むポリシリコン層から構成されたゲート電極に替わり、p形不純物を含むポリシリコン層から構成されたゲート電極が用いられるようになってきている。尚、このような構造のCMOS FETは、デュアルゲート構造を有するCMOS FETと呼ばれている。ところが、通常用いられるp形不純物であるボロン原子(B)は、ゲート電極形成後の半導体装置製造工程における各種の熱処理によってゲート電極からゲート絶縁膜を通過し、シリコン半導体基板にまで容易に到達し、PMOS半導体素子の閾値電圧を変動させる。このような現象は、低電圧化のためにゲート絶

縁膜を一層薄くした場合、一層顕著に現れる。

【0003】また、近年の半導体素子の微細化による半導体集積回路の高集積化に伴い、ゲート電極等の電極やゲート配線等の配線におけるRC遅延によって半導体素子の動作速度が律速されるといった問題がある。それ故、ゲート電極として、ポリシリコン層単層の代わりに、ポリシリコン層と金属シリサイド層との2層構造(ポリサイド構造)のゲート電極が用いられている。しかしながら、0.25 μ m世代以降の半導体素子においては、ポリサイド構造を有するゲート電極よりも更に低抵抗のゲート電極が求められており、近年、ポリメタル構造を有するゲート電極が注目を集めている。ここで、ポリメタル構造を有するゲート電極は、ポリシリコン層とタングステン層とが積層された構造を有する。尚、ポリシリコン層とタングステン層との間に、シリコンとタングステンとの反応を防止するために、例えばWNから成る反応防止層が形成されている。

【0004】半導体装置の製造工程においては、ゲート電極を形成した後、半導体素子の特性や信頼性の向上を目的とした後酸化が行われている。ポリシリコン層とタングステンシリサイド(WSi_x)層とから構成されるポリサイド構造を有するゲート電極においては、通常、タングステンシリサイド層として、化学量論的組成であるX=2.0よりも、Siが過剰なタングステンシリサイド層が用いられる。後酸化工程では、ゲート電極が形成された半導体基板を加熱しながら、半導体基板を酸化性雰囲気置く。これによって、タングステンシリサイド(WSi_x)層中の余剰のSiが酸化され、露出したポリシリコン層の表面だけでなく、タングステンシリサイド層の表面にもシリコン酸化膜が形成される。

【0005】

【発明が解決しようとする課題】一方、後酸化をポリシリコン層とタングステン層とが積層されたポリメタル構造を有するゲート電極に適用した場合、タングステン層が酸化され、WO₃となる。タングステン層の酸化には大きな体積膨張を伴うので、タングステン層の剥離等が発生し、半導体装置を製造することができなくなるといった問題がある。

【0006】このようなタングステン層の酸化を防止するための方法が、例えば、特開昭60-9166号公報から公知である。この特許公開公報に開示された技術によれば、シリコン半導体基板上にゲート酸化膜を形成し、ゲート酸化膜上に例えばタングステンから成る電極を形成した後、500~1200°Cの温度範囲で、H₂Oを10ppm~10%含むH₂キャリアガス中で熱処理を行う。H₂Oの存在によってゲート酸化膜の膜厚が厚くなり、H₂ガスの存在によってタングステン層の酸化が防止され、結果としてシリコン半導体基板が選択的に酸化される。

【0007】ポリシリコン層とタングステン層が積層さ

れたポリメタル構造を有するゲート電極にこの特許公開報に開示された技術を適用した場合、雰囲気温度を800°C以上にする必要がある。ところが、通常用いられるp形不純物であるボロン原子は、この後酸化工程において、ゲート電極からゲート絶縁膜を通過し、シリコン半導体基板にまで容易に到達し、PMOS半導体素子の閾値電圧を変動させる。しかも、高温の後酸化の雰囲気中には水素ガスが含まれているので、水素による増速拡散が生じ、ボロン原子が一層容易にゲート電極からゲート絶縁膜を通過し、シリコン半導体基板にまで到達する。

【0008】従って、本発明の目的は、例えばポリメタル構造を有するゲート電極に対する半導体素子の特性や信頼性の向上を目的とした後酸化を行うとき、ポリシリコン層の露出面を選択的に酸化することができ、しかも、後酸化に起因した半導体素子の閾値電圧の変動を出来る限り抑制し得る半導体装置の製造方法及びp形半導体素子の製造方法を提供することにある。

【0009】

【課題を解決するための手段】上記の目的を達成するための本発明の半導体装置の製造方法は、酸素ガス及び水素ガスに電磁波を照射することによって生成した水蒸気及び水素ガスに、シリコン層及び金属層が積層され、側面にシリコン層が露出した積層体を晒すことを特徴とする。

【0010】上記の目的を達成するための本発明のp形半導体素子の製造方法は、(A)半導体層の表面にゲート絶縁膜を形成する工程と、(B)該ゲート絶縁膜上に、p形不純物を含むシリコン層、及び金属層が積層されて成るゲート電極を形成する工程と、(C)酸素ガス及び水素ガスに電磁波を照射することによって生成した水蒸気及び水素ガスにゲート電極を晒す工程、を備えることを特徴とする。

【0011】本発明の半導体装置の製造方法若しくはp形半導体素子の製造方法(以下、これらを総称して本発明と呼ぶ場合がある)においては、シリコン層をポリシリコンあるいはアモルファスシリコンから構成することができる。一方、金属層を構成する材料として、タングステン(W)、モリブデン(Mo)を挙げることができる。また、本発明の半導体装置の製造方法においては、積層体としてゲート電極を挙げることができる。シリコン層と金属層との間に、シリコン層を構成するシリコン原子と金属層を構成する金属原子との反応を防止するために、例えば、WN、TiN、ZrN、HfNといった各種金属窒化物から成る反応防止層を形成することが好ましい。

【0012】本発明においては、積層体あるいはゲート電極を囲む雰囲気への水蒸気及び水素ガスの供給量、積層体あるいはゲート電極の加熱温度を最適化あるいは制御することによって、露出したシリコン層の表面のみを

酸化することが好ましい。即ち、金属層を酸化させずに、シリコン層の表面のみを選択的に酸化することが好ましい。尚、積層体あるいはゲート電極を囲む雰囲気への水蒸気及び水素ガスの供給量、積層体あるいはゲート電極の加熱温度といった条件に依っては、金属層が、実用上問題とならない程度に酸化されることは止むを得ない。

【0013】電磁波として、1GHz乃至100GHzのマイクロ波(例えば、2.45GHzのマイクロ波)を用いることができる。水蒸気及び水素ガスを酸素、アルゴン、ヘリウム、ネオン、クリプトン、キセノンといった不活性ガスにて希釈した雰囲気中に、積層体あるいはゲート電極を晒してもよい。

【0014】本発明において、電磁波を照射すべきガスとして、酸素ガスの代わりに、NO、N₂Oを用いることもできる。

【0015】本発明の半導体装置の製造方法において、酸素ガス及び水素ガスに電磁波を照射することによって生成した水蒸気と水素ガスとに積層体を晒すときの積層体の温度、あるいは又、本発明のp形半導体素子の製造方法において、酸素ガス及び水素ガスに電磁波を照射することによって生成した水蒸気と水素ガスとにゲート電極を晒すときのゲート電極の温度を、p形不純物がこの工程において、シリコン層からゲート絶縁膜を通過し、半導体層にまで到達しないような温度、具体的には、水蒸気がその上で結露しない温度以上、好ましくは200°C乃至600°C、一層好ましくは200°C乃至450°Cとすることが望ましい。

【0016】本発明のp形半導体素子の製造方法において、p形不純物を含むシリコン層(例えばポリシリコン層やアモルファスシリコン層)及び金属層が積層されて成るゲート電極の形成方法として、例えば、p形不純物(例えば、ボロン)を含むシリコン層をCVD法に基づきゲート絶縁膜上に製膜した後、金属層を全面に製膜し、次いで、金属層及びシリコン層をパターニングする方法、不純物を含まないシリコン層をCVD法にてゲート絶縁膜上に形成した後p形不純物(例えばボロンやBF₃)をイオン注入法にてシリコン層に注入した後、金属層を全面に製膜し、次いで、金属層及びシリコン層をパターニングする方法を挙げることができる。

【0017】本発明のp形半導体素子の製造方法においては、前記工程(A)における半導体層の表面にゲート絶縁膜を形成するための酸化種として、乾燥酸素ガス、水蒸気を挙げることができる。水蒸気を生成させる方法を、酸素ガスと水素ガスとを燃焼させる方法(パイロジェニック法)、純水を加熱する方法、酸素ガス又は不活性ガスによって加熱純水をバブリングする方法、触媒(例えば、NiO等のNi系触媒、PtやPtO₂等のPt系触媒、PdやPdO等のPd系触媒、Ir系触媒、RuやRuO₂等のRu系触媒、AgやAg₂O等の

10

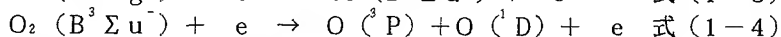
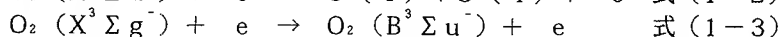
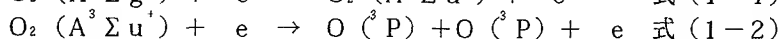
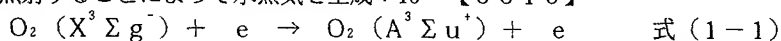
20

30

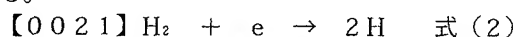
40

50

Ag系触媒、Au系触媒、CuO等のCu系触媒、MnO₂等のMn系触媒、Co₃O₄等のCo系触媒)を用いた触媒作用に基づき水素ガスと酸化性ガスとを反応させる方法とすることもできるが、水素ガス及び酸素ガスに1GHz乃至100GHzのマイクロ波(例えば、2.45GHzのマイクロ波)を照射する方法(以下、便宜上、プラズマ酸化法と呼ぶ)、即ち、基板をプラズマ処理装置に搬入した後、水素ガス及び酸素ガスに1GHz乃至100GHzのマイクロ波(例えば、2.45GHzのマイクロ波)を照射することによって水蒸気を生成*10



【0020】従って、酸素プラズマ中には励起酸素分子と酸素原子が存在し、これらが反応種となる。ここに水素H₂を導入すると、以下のようなプラズマが生成する。



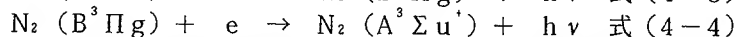
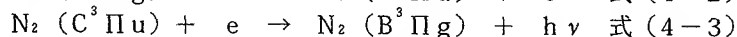
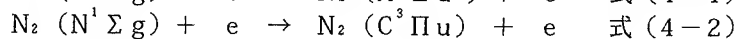
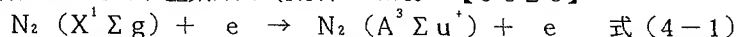
【0022】そして、酸素プラズマの内、例えば式(1-2)で生成した酸素プラズマと式(2)で生成した水素プラズマが反応して、水蒸気が生成する。そして、加熱された積層体の側面、あるいはゲート電極の側面に露出したシリコン層の表面は、かかる水蒸気によって酸化され、その表面に酸化膜が形成される。尚、本発明において、酸素ガス及び水素ガスに1GHz乃至100GHzのマイクロ波(例えば、2.45GHzのマイクロ波)を照射することによって生成した水蒸気は、一部、プラズマ状態となっている。

【0023】



【0024】本発明のp形半導体素子の製造方法にあつては、工程(A)にて半導体層の表面にゲート絶縁膜を形成する工程に、ゲート絶縁膜の窒化処理工程を含めることができる。この窒化処理工程は、窒素系ガスに電磁波を照射することによって生成した励起状態の窒素分子、窒素分子イオン、窒素原子若しくは窒素原子イオンによりゲート絶縁膜の表面を窒化する工程(便宜上、プラズマ窒化処理と呼ぶ)から成ることが好ましい。電磁波を照射すべき窒素系ガスとして、窒素ガス(N₂ガ

※40 【0026】



【0027】このように、プラズマ窒化処理を行うことによって、ゲート絶縁膜の表面を窒化することができ、しかも、熱窒化法のように高い温度で窒化処理を行う必要が無く、例えば常温でゲート絶縁膜の表面を窒化する窒化処理を行うことができるので、熱窒化法による窒素原子のゲート絶縁膜中への導入における問題、即ち、シ

*させ、該水蒸気を用いて半導体層を酸化する方法とすることが望ましい。尚、これらの水蒸気の生成方法に基づき半導体層表面にゲート絶縁膜を形成する方法を、総称して加湿酸化法と呼ぶ場合がある。

【0018】マイクロ波放電によって生成した酸素プラズマにおいては、基底状態O₂(X³Σg⁻)は電子の衝突によって励起状態O₂(A³Σu⁺)又はO₂(B³Σu⁻)に励起され、それぞれ、以下の式のように酸素原子に解離する。

【0019】

※ス)の他、NO、N₂O、NO₂等、窒素原子と酸素原子の化合物であるガスを例示することができる。即ち、窒素系ガスを、N₂、NO、N₂O及びNO₂から成る群から選択された少なくとも一種類のガスとすることができる。窒素系ガスは、これらのガスを少なくとも2種類、混合したガスであってもよい。ゲート絶縁膜の表面に窒化処理を施した後に加熱処理を施すことが、ゲート絶縁膜に生じたダメージの緩和を図る上で好ましい。加熱処理は、窒素ガス等の不活性ガス雰囲気で行うことが望ましく、加熱処理温度として800°C乃至1200°C、加熱処理時間として10秒乃至1時間を例示することができる。

【0025】窒素系ガスとして窒素(N₂)ガスを用いる場合、窒素(N₂)は、マイクロ波によるプラズマ中で、例えば、以下の式のように励起される。即ち、プラズマ中に存在する電子が励起され、これと窒素分子との非弾性衝突により励起された窒素分子及び窒素分子イオンが生成される。これらの励起された窒素分子及び窒素分子イオンがゲート絶縁膜の表面の半導体層を主に構成する原子と酸素原子との結合(例えば、半導体層を主に構成する原子がSiの場合、Si-O結合)を切断して、窒化酸化物(例えば、Si-O-N結合)が形成され、ゲート絶縁膜の表面が窒化される。ゲート絶縁膜の表面の組成は、半導体層を主に構成する原子がSiの場合、SiO_xN_yで表される。

※40 【0026】

リコン半導体基板に窒素が侵入することによる電流駆動能力の低下等の半導体素子特性への悪影響がない。更には、窒化処理によってシリコン層に含まれるボロン原子がゲート絶縁膜を通過して半導体層にまで到達し、p形半導体素子の閾値電圧が変動するといった現象を一層確実に回避することができる。

【0028】シリコン半導体基板を基にしてMOS型半導体装置を製造する場合、従来、ゲート絶縁膜を形成する前に、 $\text{NH}_4\text{OH}/\text{H}_2\text{O}_2$ 水溶液で洗浄し更に $\text{HCl}/\text{H}_2\text{O}_2$ 水溶液で洗浄するというRCA洗浄によりシリコン半導体基板の表面を洗浄し、その表面から微粒子や金属不純物を除去する。ところで、RCA洗浄を行うと、シリコン半導体基板の表面は洗浄液と反応し、厚さ0.5~1nm程度のシリコン酸化膜が形成される。かかるシリコン酸化膜の膜厚は不均一であり、しかも、このシリコン酸化膜中には洗浄液成分が残留する。そこで、フッ化水素酸水溶液にシリコン半導体基板を浸漬して、かかるシリコン酸化膜を除去し、更に純水で薬液成分を除去する。これによって、大部分が水素で終端され、極一部がフッ素で終端されたシリコン半導体基板の表面を得ることができる。尚、このような工程によって、大部分が水素で終端され、極一部がフッ素で終端されたシリコン半導体基板の表面を得ることを、本明細書では、シリコン半導体基板の表面を露出させると表現する。その後、かかるシリコン半導体基板の表面にゲート絶縁膜を形成する。

【0029】ところで、加湿酸化法に基づきゲート絶縁膜を形成する前の雰囲気を高湿の窒素ガス雰囲気とすると、シリコン半導体基板の表面に荒れ(凹凸)が生じる場合がある。このような現象は、フッ化水素酸水溶液及び純水での洗浄によってシリコン半導体基板の表面に形成されたSi-H結合の一部あるいは又Si-F結合の一部が、水素やフッ素の昇温脱離によって失われ、シリコン半導体基板の表面にエッチング現象が生じることに起因すると考えられている。例えば、アルゴンガス中でシリコン半導体基板を600°C以上に昇温するとシリコン半導体基板の表面に激しい凹凸が生じることが、培風館発行、大見忠弘著「ウルトラクリーンULSI技術」、第21頁に記載されている。

【0030】本発明のp形半導体素子の製造方法にあつては、工程(A)において、半導体層の表面から半導体層を主に構成する原子が脱離しない温度に半導体層を保持した状態にて、加湿酸化法によって半導体層の表面にゲート絶縁膜の形成を開始することで、このような半導体層の表面に荒れ(凹凸)が発生するといった現象の発生を回避することが可能である。尚、半導体層の表面から半導体層を主に構成する原子が脱離しない温度は、半導体層表面を終端している原子と半導体層を主に構成する原子との結合が切断されない温度であることが望ましい。半導体層を主に構成する原子がSiである場合、即ち、半導体層がシリコン半導体基板、単結晶シリコン層、ポリシリコン層あるいはアモルファスシリコン層から構成されている場合、半導体層の表面から半導体層を主に構成する原子が脱離しない温度を、半導体層表面のSi-H結合が切断されない温度、あるいは又、半導体層表面のSi-F結合が切断されない温度とすることが

望ましい。面方位が(100)のシリコン半導体基板を半導体層として用いる場合、シリコン半導体基板の表面における水素原子の大半がシリコン原子の2本の結合手のそれぞれに1つずつ結合しており、H-Si-Hの終端構造を有する。然るに、シリコン半導体基板の表面状態が崩れた部分(例えばステップ形成箇所)には、シリコン原子の1本の結合手のみに水素原子が結合した状態の終端構造、あるいは、シリコン原子の3本の結合手のそれぞれに水素原子が結合した状態の終端構造が存在する。尚、通常、シリコン原子の残りの結合手は結晶内部のシリコン原子と結合している。本明細書における「Si-H結合」という表現には、シリコン原子の2本の結合手のそれぞれに水素原子が結合した状態の終端構造、シリコン原子の1本の結合手のみに水素原子が結合した状態の終端構造、あるいは、シリコン原子の3本の結合手のそれぞれに水素原子が結合した状態の終端構造の全てが包含される。半導体層の表面にゲート絶縁膜の形成を開始するときの温度は、より具体的には、水蒸気が半導体層上で結露しない温度以上、好ましくは200°C以上、より好ましくは300°C以上とすることが、スルーボットの面から望ましい。

【0031】尚、工程(A)において、加湿酸化法によってゲート絶縁膜の形成が完了したときの半導体層の温度を、ゲート絶縁膜の形成を開始する際の半導体層の温度よりも高くしてもよい。この場合、ゲート絶縁膜の形成が完了したときの半導体層の温度は、600乃至1200°C、好ましくは700乃至1000°C、更に好ましくは750乃至900°Cであることが望ましいが、このような値に限定するものではない。尚、階段状(ステップ状)に昇温してもよく、あるいは又、連続的に昇温してもよい。

【0032】昇温を階段状にて行う場合、半導体層の表面から半導体層を主に構成する原子が脱離しない温度にて半導体層の表面に加湿酸化法によりゲート絶縁膜の形成を開始した後、所定の期間、半導体層の表面から半導体層を主に構成する原子が脱離しない温度範囲に半導体層を保持してゲート絶縁膜を形成する第1のゲート絶縁膜形成工程と、半導体層の表面から半導体層を主に構成する原子が脱離しない温度範囲よりも高い温度にて、加湿酸化法によって所望の厚さになるまでゲート絶縁膜を更に形成する第2のゲート絶縁膜形成工程を含むことが好ましい。第2のゲート絶縁膜形成工程におけるゲート絶縁膜の形成温度は、600乃至1200°C、好ましくは700乃至1000°C、更に好ましくは750乃至900°Cであることが望ましい。尚、第1のゲート絶縁膜形成工程における半導体層の保持温度範囲の上限としては、500°C、好ましくは450°C、より好ましくは400°Cを挙げることができる。第2のゲート絶縁膜形成工程を経た後の最終的なゲート絶縁膜の膜厚は、半導体素子に要求される所定の厚さとすればよ

い。一方、第1のゲート絶縁膜形成工程を経た後のゲート絶縁膜の膜厚は、出来る限り薄いことが好ましい。但し、現在、半導体装置の製造に用いられているシリコン半導体基板の面方位は殆どの場合(100)であり、如何にシリコン半導体基板の表面を平滑化しても(100)シリコンの表面には必ずステップと呼ばれる段差が形成される。このステップは通常シリコン原子1層分であるが、場合によっては2~3層分の段差が形成されることがある。従って、第1のゲート絶縁膜形成工程を経た後のゲート絶縁膜の膜厚は、半導体層として(100)シリコン半導体基板を用いる場合、1nm以上とすることが好ましいが、これに限定するものではない。

【0033】第1のゲート絶縁膜形成工程と第2のゲート絶縁膜形成工程との間に昇温工程を含んでもよい。この場合、昇温工程における雰囲気、不活性ガス雰囲気若しくは減圧雰囲気とするか、あるいは又、水蒸気を含む酸化性雰囲気とすることが望ましい。ここで、不活性ガスとして、窒素ガス、アルゴンガス、ヘリウムガスを例示することができる。尚、昇温工程における雰囲気中の不活性ガス若しくは水蒸気を含むガスには、ハロゲン元素が含有されていてもよい。これによって、第1のゲート絶縁膜形成工程にて形成されたゲート絶縁膜の特性の一層の向上を図ることができる。即ち、半導体層を主に構成する原子がSiの場合、第1のゲート絶縁膜形成工程において生じ得る欠陥であるシリコンダングリングボンド(Si・)やSiOHが昇温工程においてハロゲン元素と反応し、シリコンダングリングボンドが終端しあるいは脱水反応を生じる結果、信頼性劣化因子であるこれらの欠陥が排除される。特に、これらの欠陥の排除は、第1のゲート絶縁膜形成工程において形成された初期のゲート絶縁膜(シリコン酸化膜)に対して効果的である。ハロゲン元素として、塩素、臭素、フッ素を挙げることができるが、なかでも塩素であることが望ましい。不活性ガス若しくは水蒸気を含むガス中に含有されるハロゲン元素の形態としては、例えば、塩化水素(HCl)、CCl₄、C₂HCl₃、Cl₂、HBr、NF₃を挙げることができる。不活性ガス若しくは水蒸気を含むガス中のハロゲン元素の含有率は、分子又は化合物の形態を基準として、0.001~10容量%、好ましくは0.005~10容量%、更に好ましくは0.02~10容量%である。例えば塩化水素ガスを用いる場合、不活性ガス若しくは水蒸気を含むガス中の塩化水素ガス含有率は0.02~10容量%であることが望ましい。尚、昇温工程における雰囲気、不活性ガスで希釈された水蒸気を含む雰囲気とすることもできる。

【0034】本発明の方法においては、ゲート絶縁膜の形成中の水蒸気を含む酸化性雰囲気にハロゲン元素を含有させてもよい。これによって、タイムゼロ絶縁破壊(TZDB)特性及び経時絶縁破壊(Tddb)特性に優れたゲート絶縁膜を得ることができる。尚、ハロゲン

元素として、塩素、臭素、フッ素を挙げることができるが、なかでも塩素であることが望ましい。水蒸気を含むガス中に含有されるハロゲン元素の形態としては、例えば、塩化水素(HCl)、CCl₄、C₂HCl₃、Cl₂、HBr、NF₃を挙げることができる。水蒸気を含むガス中のハロゲン元素の含有率は、分子又は化合物の形態を基準として、0.001~10容量%、好ましくは0.005~10容量%、更に好ましくは0.02~10容量%である。例えば塩化水素ガスを用いる場合、水蒸気を含むガス中の塩化水素ガス含有率は0.02~10容量%であることが望ましい。

【0035】形成されたゲート絶縁膜の特性を一層向上させるために、本発明のp形半導体素子の製造方法において、ゲート絶縁膜の形成後、形成されたゲート絶縁膜に熱処理を施してもよい。

【0036】この場合、熱処理の雰囲気を、ハロゲン元素を含有する不活性ガス雰囲気とすることが望ましい。ハロゲン元素を含有する不活性ガス雰囲気中でゲート絶縁膜を熱処理することによって、タイムゼロ絶縁破壊(TZDB)特性及び経時絶縁破壊(Tddb)特性に優れたゲート絶縁膜を得ることができる。熱処理における不活性ガスとしては、窒素ガス、アルゴンガス、ヘリウムガスを例示することができる。また、ハロゲン元素として、塩素、臭素、フッ素を挙げることができるが、なかでも塩素であることが望ましい。不活性ガス中に含有されるハロゲン元素の形態としては、例えば、塩化水素(HCl)、CCl₄、C₂HCl₃、Cl₂、HBr、NF₃を挙げることができる。不活性ガス中のハロゲン元素の含有率は、分子又は化合物の形態を基準として、0.001~10容量%、好ましくは0.005~10容量%、更に好ましくは0.02~10容量%である。例えば塩化水素ガスを用いる場合、不活性ガス中の塩化水素ガス含有率は0.02~10容量%であることが望ましい。

【0037】尚、ゲート絶縁膜の形成と熱処理とを同一処理室内で行うことができる。熱処理の温度は、700~1200°C、好ましくは700~1000°C、更に好ましくは700~950°Cである。また、熱処理の時間は、枚葉処理にて行う場合、1~10分とすることが好ましく、バッチ式にて行う場合、5~60分、好ましくは10~40分、更に好ましくは20~30分とすることが望ましい。

【0038】熱処理を行う場合、形成されたゲート絶縁膜に熱処理を施す際の雰囲気温度を、ゲート絶縁膜の形成が完了したときの温度よりも高くすることが望ましい。この場合、ゲート絶縁膜の形成が完了した後、処理室内の雰囲気を不活性ガス雰囲気に切り替えた後、熱処理を施すための雰囲気温度まで昇温してもよいし、雰囲気をハロゲン元素を含有する不活性ガス雰囲気に切り替えた後、熱処理を施すための雰囲気温度まで昇温しても

よい。ここで、不活性ガスとして、窒素ガス、アルゴンガス、ヘリウムガスを例示することができる。ハロゲン元素として、塩素、臭素、フッ素を挙げることができるが、なかでも塩素であることが望ましい。また、不活性ガス中に含有されるハロゲン元素の形態としては、例えば、塩化水素(HCl)、 CCl_4 、 C_2HCl_3 、 Cl_2 、 HBr 、 NF_3 を挙げることができる。不活性ガス中のハロゲン元素の含有率は、分子又は化合物の形態を基準として、0.001~10容量%、好ましくは0.005~10容量%、更に好ましくは0.02~10容量%である。例えば塩化水素ガスを用いる場合、不活性ガス中の塩化水素ガス含有率は0.02~10容量%であることが望ましい。

【0039】通常、シリコン半導体基板の表面にゲート絶縁膜を形成する前に、 $\text{NH}_4\text{OH}/\text{H}_2\text{O}_2$ 水溶液で洗浄し更に $\text{HCl}/\text{H}_2\text{O}_2$ 水溶液で洗浄するというRCA洗浄によりシリコン半導体基板の表面を洗浄し、その表面から微粒子や金属不純物を除去した後、フッ化水素酸水溶液及び純水によるシリコン半導体基板の洗浄を行う。ところが、その後、シリコン半導体基板が大気に曝されると、シリコン半導体基板の表面が汚染され、水分や有機物がシリコン半導体基板の表面に付着し、あるいは又、シリコン半導体基板表面のSi原子が水酸基(OH)と結合する虞がある(例えば、文献“Highly-reliable Gate Oxide Formation for Giga-Scale LSIs by using Closed Wet Cleaning System and Wet Oxidation with Ultra-Dry Unloading”, J. Yugami, et al., International Electron Device Meeting Technical Digest 95, pp 855-858 参照)。このような場合、そのままの状態ではゲート絶縁膜の形成を開始すると、形成されたゲート絶縁膜中に水分や有機物、あるいは又、例えばSi-OHが取り込まれ、形成されたゲート絶縁膜の特性低下あるいは欠陥部分の発生の原因となり得る。尚、欠陥部分とは、シリコンダングリングボンド($\text{Si}\cdot$)やSi-H結合といった欠陥が含まれるゲート絶縁膜の部分、あるいは又、Si-O-Si結合が応力によって圧縮され若しくはSi-O-Si結合の角度が厚い若しくはバルクのシリコン酸化膜中のSi-O-Si結合の角度と異なるといったSi-O-Si結合が含まれたゲート絶縁膜の部分の意味する。それ故、このような問題の発生を回避するために、本発明のp形半導体素子の製造方法においては、ゲート絶縁膜の形成の前に半導体層表面を洗浄する工程を含み、表面洗浄後の半導体層を大気に曝すことなく(即ち、例えば、半導体層表面の洗浄からゲート絶縁膜形成工程の開始までの雰囲気を入活性ガス雰囲気若しくは真空雰囲気とし)、ゲート絶縁膜の形成を実行することが好ましい。これによって、例えば半導体層としてシリコン半導体基板を用いる場合、大部分が水素で終端され、極一部がフッ素で終端された表面を有するシリコン半導体基板の表面にゲート絶縁膜を形成する

ことができ、形成されたゲート絶縁膜の特性低下あるいは欠陥部分の発生を防止することができる。

【0040】ゲート絶縁膜の形成においてプラズマ酸化法を採用する場合、プラズマ処理装置の処理室内に水素ガス及び酸素ガスを導入するが、この際、水素ガスが処理室内に流入し、系外に流出することによって爆鳴気反応が生じることを防止するために、処理室内に水素ガスを導入する前に酸素ガスを導入することが望ましい。然るに、酸素ガスの処理室内への導入によって半導体層に酸化膜が形成される虞がある。このような酸化膜はドライ酸化膜であり、加湿酸化法によって形成される酸化膜よりも特性が劣っている。このようなドライ酸化膜の形成を確実に防止するためには、例えば、ゲート絶縁膜の形成開始前に、処理室内に窒素ガス等の不活性ガスで希釈した水素ガスを先ず導入し、次いで、処理室内に酸素ガスを導入すればよい。但し、この場合には、爆鳴気反応の発生を確実に防止するために、水素ガスの濃度を、水素ガスが酸素ガスと反応して燃焼しないような濃度、具体的には、空気中での爆轟範囲以下(空気との容量%で表した場合、18.3容量%以下)、好ましくは空気中での燃焼範囲以下(空気との容量%で表した場合、4.0容量%以下)、あるいは又、酸素中での爆轟範囲以下(酸素との容量%で表した場合、15.0容量%以下)、好ましくは酸素中での燃焼範囲以下(酸素との容量%で表した場合、4.5容量%以下)となるような濃度とすることが望ましい。

【0041】半導体層としては、シリコン単結晶ウエハといったシリコン半導体基板だけでなく、半導体基板上にエピタキシャルシリコン層、ポリシリコン層、あるいはアモルファスシリコン層、更には、シリコン半導体基板やこれらの層に半導体素子が形成されたもの等、ゲート絶縁膜を形成すべき下地を意味する。半導体層にゲート絶縁膜を形成するとは、半導体基板等の上若しくは上方に形成された半導体層にゲート絶縁膜を形成する場合だけでなく、半導体基板の表面にゲート絶縁膜を形成する場合を含む。尚、シリコン単結晶ウエハは、CZ法、MCZ法、DL CZ法、FZ法等、如何なる方法で作製されたウエハであってもよく、また、予め水素アニールが加えられたものでもよい。また、半導体層はSi-Gから構成されていてもよい。

【0042】本発明においては、酸素ガス及び水素ガスに電磁波を照射することによって生成した水蒸気及び水素ガスに積層体あるいはゲート電極を晒すので、従来の後酸化よりも低い温度でシリコン層を酸化することができる。しかも、雰囲気には水素ガスが含まれているので、金属層が酸化されることを抑制することができる。加えて、従来の後酸化よりも低い温度でシリコン層を酸化することができるので、p形不純物であるボロン原子がこの後酸化工程において、シリコン層からゲート絶縁膜を通過し、半導体層にまで到達することを効果的に抑

制することができる。

【0043】

【実施例】以下、図面を参照して、実施例に基づき本発明を説明する。

【0044】（実施例1）本発明の実施に適した枚葉方式のプラズマ処理装置の概念図を図1に示す。このプラズマ処理装置は、処理室10と、半導体層（実施例1においては、シリコン半導体基板20）を載置するステージ11と、処理室10の外部に配設された磁石13と、処理室10の頂部に取り付けられたマイクロ波導波管14と、処理室10の頂部に配設されたガス導入部16A、16B、16Cから構成されている。処理室10は、プラズマ生成領域10Aと、プラズマ処理領域10Bから構成されており、ステージ11はプラズマ処理領域10Bに配されている。また、シリコン半導体基板20を加熱するための加熱手段12であるランプがステージ11内に納められている。マイクロ波導波管14にはマグネトロン15が取り付けられ、マグネトロン15によって1GHz乃至100GHzのマイクロ波（例えば、2.45GHzのマイクロ波）が生成させられ、マイクロ波導波管14を介してかかるマイクロ波は処理室10のプラズマ生成領域10Aに導入される。更には、ガス導入部16A、16B、16Cのそれぞれから処理室10内に水素ガス、酸素ガス、窒素ガスが導入される。また、処理室10の側面に配設されたガス導入部17から処理室10内に不活性ガス（例えば窒素ガス）が導入される。処理室10内に導入された各種のガスは、処理室10の下部に設けられたガス排気部18から系外に排気される。処理室10の外部には処理室10内部が結露しないように処理室10の内部の温度を制御するためのヒータ19が配設されている。

【0045】プラズマ生成領域10Aにおいて、酸素ガス及び水素ガスに1GHz乃至100GHzのマイクロ波（例えば、2.45GHzのマイクロ波）を照射することによって水蒸気を生成させる。水蒸気の一部はプラズマ状態にある。プラズマ処理領域10Bにおいて、かかる水蒸気及び水素ガスに、シリコン層及び金属層が積層され、側面にシリコン層が露出した積層体が晒され、あるいは又、ゲート電極が晒される。

【0046】尚、プラズマ酸化法を採用して半導体層の表面にゲート絶縁膜を形成する場合には、プラズマ生成領域10Aにおいて、水素ガス及び酸素ガスに1GHz乃至100GHzのマイクロ波（例えば、2.45GHzのマイクロ波）を照射することによって水蒸気を生成させる。また、プラズマ処理領域10Bにおいて、この水蒸気を用いて基板表面の半導体層を酸化する。更には、プラズマ窒化処理を行う場合には、プラズマ生成領域10Aにおいて、窒素系ガスに1GHz乃至100GHzのマイクロ波（例えば、2.45GHzのマイクロ波）を照射することによって、励起状態の窒素分子、窒

素分子イオン、窒素原子若しくは窒素原子イオンを生成させる。また、プラズマ処理領域10Bにおいて、半導体層の表面に形成されたゲート絶縁膜の表面を窒化する。

【0047】実施例1においては、半導体層としてシリコン半導体基板を用いた。また、実施例1においては、プラズマ酸化法を採用した。図1に示したプラズマ処理装置を用いた本発明の半導体装置の製造方法及びp形半導体素子の製造方法を、以下、シリコン半導体基板20等の模式的な一部断面図である図2～図4を参照して説明する。

【0048】[工程-100] 先ず、リンをドーブした直径8インチのN型シリコンウエハ（CZ法にて作製）であるシリコン半導体基板20に、公知の方法でLOCOS構造を有する素子分離領域21を形成し、次いでウエルイオン注入、チャネルストップイオン注入、閾値調整イオン注入を行う。尚、素子分離領域はトレンチ構造を有していてもよいし、LOCOS構造とトレンチ構造の組み合わせであってもよい。その後、RCA洗浄によりシリコン半導体基板20の表面の微粒子や金属不純物を除去し、次いで、0.1%フッ化水素酸水溶液及び純水によるシリコン半導体基板20の表面洗浄を行い、シリコン半導体基板20の表面を露出させる（図2の

（A）参照）。尚、シリコン半導体基板20の表面は大半が水素で終端しており、極一部がフッ素で終端されている。

【0049】[工程-110] 次に、シリコン半導体基板20を、図1に示したプラズマ処理装置に図示しない扉から搬入し、ステージ11に載置した後、ガス導入部17から不活性ガス（例えば窒素ガス）を処理室10内に導入する。そして、加熱手段12によってシリコン半導体基板20を800°Cに加熱する。

【0050】[工程-120] そして、半導体層であるシリコン半導体基板20の表面にゲート絶縁膜22を形成する。即ち、希釈用ガスとしての不活性ガス（例えば窒素ガス）の処理室10内への導入を中断し、ガス導入部16A及びガス導入部16Bから処理室10内に水素ガス及び酸素ガスを導入する。併せて、マグネトロン15にマイクロ波電力を供給し、マグネトロン15にて生成した1GHz乃至100GHzのマイクロ波（例えば、2.45GHzのマイクロ波）をマイクロ波導波管14を介して処理室10のプラズマ生成領域10Aに導入する。これによって、即ち、水素ガス及び酸素ガスに電磁波を照射することによって、上述の式（1-1）～（1-4）の反応、及び式（2）、式（3）の反応が生じ、水蒸気が生成する。発生した水蒸気は処理室10の下方に位置するプラズマ処理領域10Bに到達し、加熱手段12によって加熱された半導体層（具体的にはシリコン半導体基板20）の表面が酸化される。こうして、半導体層の表面に厚さ2nmのゲート絶縁膜22を形成

することができる(図2の(B)参照)。ゲート絶縁膜22の形成条件を、以下の表1に例示する。

【0051】[表1]

マイクロ波電力 : 10 kW
 マイクロ波周波数 : 2.45 GHz
 酸素ガス流量 : 10 SLM
 水素ガス流量 : 0.2 SLM
 基板温度 : 800°C

【0052】[工程130] その後、ゲート絶縁膜22上に、p形不純物を含むシリコン層23A、及び金属層23Cが積層されて成るゲート電極23を形成する。即ち、ゲート絶縁膜22の形成が完了したならば、マグネトロン15へのマイクロ波電力の供給、処理室10への水素ガス及び酸素ガスの導入を中止し、ガス導入部17から不活性ガスを処理室10内へ導入しながら、シリコン半導体基板20を室温まで冷却し、その後、シリコン半導体基板20をプラズマ処理装置から搬出する。そして、公知のCVD装置にシリコン半導体基板20を搬入する。そして、p形不純物(例えばボロン)を含んだシリコン層23A(実施例1においてはポリシリコン層)をCVD法にて全面に製膜する。次いで、WNから成る反応防止層23B、タングステンから成る金属層23Cを順次製膜した後、リソグラフィ技術及びドライエッチング技術に基づき、金属層23C、反応防止層23B及びシリコン層23Aをパターニングする。こうして、図2の(C)に示すゲート電極23、あるいは又、シリコン層23A及び金属層23Cが積層され、側面にシリコン層23Aが露出した積層体を得ることができる。

【0053】[工程140] 次に、酸素ガス及び水素ガスに電磁波を照射することによって生成した水蒸気及び水素ガスにゲート電極、あるいは、側面にシリコン層23Aが露出した積層体を晒す。即ち、後酸化工程を実行する。具体的には、シリコン半導体基板20を、図1に示したプラズマ処理装置に図示しない扉から再び搬入し、ステージ11に載置した後、ガス導入部17から不活性ガス(例えば窒素ガス)を処理室10内に導入する。そして、加熱手段12によってシリコン半導体基板20を400°Cに加熱する。シリコン半導体基板20の温度が安定したならば、希釈用ガスとしての不活性ガス(例えば窒素ガス)の処理室10内への導入を中断し、ガス導入部16A及びガス導入部16Bから処理室10内に水素ガス及び酸素ガスを導入し、ガス導入部16Cから処理室10内にアルゴンガスを導入する。併せて、マグネトロン15にマイクロ波電力を供給し、マグネトロン15にて生成した1GHz乃至100GHzのマイクロ波(例えば、2.45GHzのマイクロ波)をマイクロ波導波管14を介して処理室10のプラズマ生成領域10Aに導入する。これによって、即ち、水素ガス及び酸素ガスに電磁波を照射することによって、上述

の式(1-1)~(1-4)の反応、及び式(2)、式(3)の反応が生じ、水蒸気が生成する。発生した水蒸気は処理室10の下方に位置するプラズマ処理領域10Bに到達し、ゲート電極23の側面に露出したシリコン層23A、あるいは、積層体の側面に露出したシリコン層23Aが酸化され、酸化膜24が形成される(図2の(D)参照)。酸化膜24の形成条件を、以下の表2に例示するが、処理室10内への酸素ガスの供給量よりも水素ガスの供給量の方が8倍、多い。これによって、プラズマ処理領域10Bの雰囲気は水蒸気及び水素ガス雰囲気となる結果、酸化膜24が形成される一方、金属層23Cの酸化を抑制することができ、選択的にシリコン層23Aの酸化を行うことができる。また、基板温度を400°Cとした状態で酸化膜24を形成できるので、シリコン層23Aに含まれたボロン原子がゲート絶縁膜22を通過し、シリコン半導体基板20にまで到達することを効果的に抑制することができる。酸化膜24の形成が完了したならば、マグネトロン15へのマイクロ波電力の供給、処理室10への水素ガス及び酸素ガスの導入を中止し、ガス導入部17から不活性ガスを処理室10内へ導入しながら、シリコン半導体基板20を室温まで冷却し、その後、シリコン半導体基板20をプラズマ処理装置から搬出する。

【0054】[表2]

マイクロ波電力 : 1 kW
 マイクロ波周波数 : 2.45 GHz
 酸素ガス流量 : 0.01 LLM
 水素ガス流量 : 0.08 SLM
 アルゴンガス流量 : 1.91 SLM
 基板温度 : 400°C

【0055】[工程150] 次に、p形不純物(例えばボロンやBF₃)をイオン注入法にて半導体層(具体的には、シリコン半導体基板20)に注入して低濃度の不純物領域25を形成した後(図3の(A)参照)、全面に絶縁材料層を形成し、異方性ドライエッチング技術に基づき絶縁材料層をエッチングして、ゲート電極23の側壁にサイドウォール26を形成する(図3の(B)参照)。次いで、シリコン半導体基板20にボロンイオンをイオン注入法にて注入した後、イオン注入された不純物の活性化熱処理を行うことによって、ソース/ドレイン領域27を形成する(図3の(C)参照)。その後、全面に層間絶縁層28をCVD法にて製膜し、ソース/ドレイン領域27の上方の層間絶縁層28に開口部を設け、かかる開口部内を含む層間絶縁層28の上に配線材料層をスパッタ法にて形成し、配線材料層をパターニングすることによって配線29を形成し、図4に模式的な一部断面図を示すp形半導体素子を得ることができる。

【0056】(実施例2) 実施例2は、実施例1のp形半導体素子の製造方法の変形である。実施例2が実施例

1と相違する点は、[工程-120]に引き続き、プラズマ窒化処理をゲート絶縁膜22に対して施す点にある。この点を除き、実施例2は実施例1と同様である。

【0057】具体的には、ゲート絶縁膜の形成完了後、マグネトロン15へのマイクロ波電力の供給、処理室10への水素ガス及び酸素ガスの導入を中止し、ガス導入部17から不活性ガスを処理室10内へ導入しながら、シリコン半導体基板20を室温まで冷却する。次いで、ガス導入部17からの不活性ガスの処理室10内への導入を中止する。その後、ガス導入部16Cから処理室10に、窒素系ガスである窒素ガスを導入する。併せて、マグネトロン15にマイクロ波電力を供給し、マグネトロン15にて生成した1GHz乃至100GHzのマイクロ波（例えば、2.45GHzのマイクロ波）をマイクロ波導波管14を介して処理室10のプラズマ生成領域10Aに導入する。これによって、即ち、窒素ガスに電磁波を照射することによって上述の式（4-1）～

（4-4）の反応にて生成した励起状態の窒素分子、窒素分子イオン、窒素原子若しくは窒素原子イオンが処理室10の下方に位置するプラズマ処理領域10Bに到達し、ゲート絶縁膜22の表面が窒化される。プラズマ窒化処理の条件を、以下の表3に例示する。尚、シリコン半導体基板の温度を室温にする理由は、窒化処理において窒素原子がシリコン半導体基板内に拡散することを抑制するためである。

【0058】[表3]

マイクロ波電力 : 1kW
 マイクロ波周波数 : 2.45GHz
 窒素ガス流量 : 0.4SLM
 圧力 : 0.16Pa
 基板温度 : 室温(25°C)

【0059】尚、プラズマ窒化処理を行った後、加熱処理を行ってもよい。具体的には、ガス導入部16Cからの処理室10への窒素ガスの導入を中止し、ガス導入部17から不活性ガスを処理室10内へ導入しながら、加熱手段12によってシリコン半導体基板20を850°Cまで昇温する。そして、シリコン半導体基板20の温度が850°Cに達し、その温度が安定したならば、窒素ガス流量4SLMで5分間、加熱処理を行う。この加熱処理によって、ゲート絶縁膜に生じたダメージの緩和を図ることができる。

【0060】（実施例3）実施例3も、実施例1のp形半導体素子の製造方法の変形である。実施例1においてはシリコン半導体基板20を800°Cに加熱した状態でプラズマ酸化法にてゲート絶縁膜を形成したが、実施例3においては、プラズマ酸化法に基づき、2段階の酸化を行う。即ち、ゲート絶縁膜の形成を、半導体層の表面から半導体層を主に構成する原子が脱離しない温度にて半導体層の表面にゲート絶縁膜の形成を開始した後、所定の期間、半導体層の表面から半導体層を主に構成す

る原子が脱離しない温度範囲に半導体層を保持してゲート絶縁膜を形成する第1のゲート絶縁膜形成工程と、半導体層の表面から半導体層を主に構成する原子が脱離しない温度範囲よりも高い温度にて、所望の厚さになるまでゲート絶縁膜を更に形成する第2のゲート絶縁膜形成工程から構成した。尚、実施例3においても図1に示したプラズマ処理装置を用いる。

【0061】[工程-300] 先ず、実施例1の[工程-100]と同様の工程を実行する。

【0062】[工程-310] 次に、シリコン半導体基板20を、図1に示したプラズマ処理装置に図示しない扉から搬入し、ステージ11に載置した後、ガス導入部17から不活性ガス（例えば窒素ガス）を処理室10内に導入する。そして、加熱手段12によってシリコン半導体基板20を300°Cに加熱する。尚、この温度においては、半導体層表面のSi-H結合は切断されない。従って、半導体層（実施例3においてはシリコン半導体基板20）の表面に凹凸（荒れ）が生じることがない。

【0063】[工程-320] その後、希釈用ガスとしての不活性ガス（例えば窒素ガス）をガス導入部17から処理室10内に導入しながら、ガス導入部16A及びガス導入部16Bから処理室10内に水素ガス及び酸素ガスを導入する。併せて、マグネトロン15にマイクロ波電力を供給し、マグネトロン15にて生成した1GHz乃至100GHzのマイクロ波（例えば、2.45GHzのマイクロ波）をマイクロ波導波管14を介して処理室10のプラズマ生成領域10Aに導入する。これによって、水蒸気が生成する。発生した水蒸気は処理室10の下方に位置するプラズマ処理領域10Bに到達し、加熱手段12によって加熱された半導体層（具体的にはシリコン半導体基板20）の表面が酸化される。こうして、半導体層の表面にゲート絶縁膜（実施例3においてはシリコン酸化膜）を形成することができる。ゲート絶縁膜の形成条件を、以下の表4に例示する。この第1のゲート絶縁膜形成工程において、厚さ1nmのゲート絶縁膜を形成する。

【0064】[表4]

マイクロ波電力 : 10kW
 マイクロ波周波数 : 2.45GHz
 酸素ガス流量 : 10SLM
 水素ガス流量 : 0.2SLM
 不活性ガス流量 : 10SLM
 基板温度 : 300°C

【0065】[工程-330] その後、マグネトロン15へのマイクロ波電力の供給、処理室10への水素ガス及び酸素ガスの導入を中断し、ガス導入部17からの不活性ガスの処理室10内への導入を継続しながら、加熱手段12によってシリコン半導体基板20を800°Cまで昇温する。尚、半導体層の表面に既に薄いゲート絶

10

20

30

40

50

縁膜が形成されているので、この昇温工程において半導体層（実施例3においてはシリコン半導体基板20）の表面に凹凸（荒れ）が生じることがない。次いで、再び、ガス導入部16A及びガス導入部16Bから処理室10内に水素ガス及び酸素ガスを導入する。併せて、再び、マグネトロン15にマイクロ波電力を供給し、マグネトロン15にて生成した1GHz乃至100GHzのマイクロ波（例えば、2.45GHzのマイクロ波）をマイクロ波導波管14を介して処理室10のプラズマ生成領域10Aに導入する。これによって、水蒸気が生成する。発生した水蒸気は処理室10の下方に位置するプラズマ処理領域10Bに到達し、加熱手段12によって加熱された半導体層（具体的にはシリコン半導体基板20）の表面を更に酸化する。こうして、半導体層の表面に総厚4nmのゲート絶縁膜を形成する。この第2のゲート絶縁膜形成工程におけるゲート絶縁膜の形成条件を、以下の表5に例示する。

【0066】表5

マイクロ波電力 : 10kW
 マイクロ波周波数 : 2.45GHz
 酸素ガス流量 : 10SLM
 水素ガス流量 : 0.2SLM
 不活性ガス流量 : 10SLM
 基板温度 : 800°C

【0067】[工程-340]以降、実施例1の[工程-130]～[工程-150]を実行することによって、あるいは又、実施例2にて説明したプラズマ窒化処理を経た後、実施例1の[工程-130]～[工程-150]を実行することによって、p形半導体素子を得ることができる。

【0068】（実施例4）実施例4も、実施例1のp形半導体素子の製造方法の変形である。実施例4が実施例1と相違する点は、半導体層の表面にゲート絶縁膜を形成した後、形成されたゲート絶縁膜に加熱処理を施す点にある。以下、実施例4のp形半導体素子の製造方法を説明する。尚、実施例4においても図1に示したプラズマ処理装置を用いる。

【0069】[工程-400] 実施例1の[工程-100]～[工程-120]と同様の工程を実行することによって、半導体層（実施例4においてはシリコン半導体基板20）の表面に厚さ2nmのゲート絶縁膜を形成する。

【0070】[工程-410] その後、マグネトロン15へのマイクロ波電力の供給、処理室10への水素ガス及び酸素ガスの導入を中止し、ガス導入部17からの不活性ガスの処理室10内へ導入しながら、加熱手段12によってシリコン半導体基板20を850°Cまで昇温する。次いで、塩化水素ガスを0.1容量%含有する窒素ガスをガス導入部17から処理室10内に導入し、5分間、加熱処理を行う。これによって、タイムゼロ絶縁

破壊（TZDB）特性及び経時絶縁破壊（TDD）特性に優れたゲート絶縁膜を得ることができる。

【0071】[工程-420] その後、ガス導入部17からの塩化水素ガスを0.1容量%含有する窒素ガスの処理室10への導入を中止し、ガス導入部17から不活性ガス（例えば窒素ガス）を処理室10へ導入する。以降、実施例1の[工程-130]～[工程-150]を実行することによって、あるいは又、実施例2にて説明したプラズマ窒化処理を経た後、実施例1の[工程-130]～[工程-150]を実行することによって、p形半導体素子を得ることができる。また、実施例4の加熱処理を、実施例3の2段階のゲート絶縁膜形成工程に加えてもよい。

【0072】（実施例5）実施例5も実施例1の変形である。実施例5が実施例1と相違する点は、ゲート絶縁膜の形成にパイロジェニック酸化法を採用した点にある。

【0073】パイロジェニック酸化法に基づきシリコン酸化膜を形成するための縦型方式の酸化膜形成装置の概念図を図5に示す。この縦型方式の酸化膜形成装置は、垂直方向に保持された石英製の二重管構造の酸化炉30（処理室に相当する）と、酸化炉30へ湿式ガス及び／ガスを導入するためのガス導入部32と、酸化炉30から湿式ガス及び／ガスを排気するガス排気部33と、SiCから成る円筒状の均熱管36を介して酸化炉30内を所定の雰囲気温度に保持するためのヒータ34と、基板搬出入部40と、基板搬出入部40へ窒素ガス等の不活性ガスを導入するためのガス導入部41と、基板搬出入部40からガスを排気するガス排気部42と、酸化炉30と基板搬出入部40とを仕切るシャッター35と、シリコン半導体基板20を酸化炉30内に搬入出するためのエレベータ機構43から構成されている。エレベータ機構43には、シリコン半導体基板20を載置するための石英ボート44が取り付けられている。また、燃焼室50に供給された水素ガスを酸素ガスと、燃焼室50内で高温にて混合し、燃焼させることによって、湿式ガスを生成させる。かかる湿式ガスは、配管51、ガス流路31及びガス導入部32を介して酸化炉30内に導入される。尚、ガス流路31は、二重管構造の酸化炉30の内壁及び外壁の間の空間に相当する。

【0074】図5に示した縦型方式の酸化膜形成装置を使用した、パイロジェニック酸化法に基づくゲート絶縁膜の形成方法の概要を、以下、説明する。

【0075】[工程-500] 先ず、実施例1の[工程-100]と同様の工程を実行する。

【0076】[工程-510] 配管52、燃焼室50、配管51、ガス流路31及びガス導入部32を介して酸化炉30へ窒素ガスを導入し、酸化炉30内を窒素ガス雰囲気とし、且つ、均熱管36を介してヒータ34によって酸化炉30の雰囲気温度を700°C前後に保持す

る。この状態においては、シャッター35は閉じておく。基板搬出入部40は大気に解放された状態である。そして、基板搬出入部40にシリコン半導体基板20を搬入し、石英ポート44にシリコン半導体基板20を載置する。基板搬出入部40へのシリコン半導体基板20の搬入が完了した後、図示しない扉を閉め、基板搬出入部40にガス導入部41から窒素ガスを導入し、ガス排気部42から排出し、基板搬出入部40内を窒素ガス雰囲気とする。

【0077】[工程-520] 基板搬出入部40内が十分に窒素ガス雰囲気となった時点で、シャッター35を開き、エレベータ機構43を作動させて石英ポート44を上昇させ、シリコン半導体基板20を酸化炉30内に搬入する。エレベータ機構43が最上昇位置に辿り着くと、石英ポート44の基部によって酸化炉30と基板搬出入部40との間は連通しなくなる。

【0078】[工程-530] その後、窒素ガス雰囲気のある酸化炉30の雰囲気温度を昇温し、800~900°Cとする。そして、配管52、53を介して燃焼室50内に酸素ガス及び水素ガスを供給し、水素ガスを酸素ガスと燃焼室50内で高温にて混合し、燃焼させることによって生成した湿式ガスを、配管51、ガス流路31及びガス導入部32を介して酸化炉30へ導入し、ガス排気部33から排気する。これによって、シリコン半導体基板20の表面にゲート絶縁膜が形成される。尚、燃焼室50内の温度を、例えばヒータ（図示せず）によって700~900°Cに保持する。

【0079】[工程-540] 所望の厚さのゲート絶縁膜を形成した後、燃焼室50内への酸素ガス及び水素ガスの供給を中止し、次いで、酸化炉30内に窒素ガス等の不活性ガスを導入しながら、酸化炉30の雰囲気温度を700°C前後まで降温し、次いで、エレベータ機構43を動作させて石英ポート44を下降させ、次いで、基板搬出入部40からシリコン半導体基板20を搬出する。

【0080】[工程-550] 以降、実施例1の[工程-130]~[工程-150]を実行することによって、あるいは又、実施例2にて説明したプラズマ窒化処理を経た後、実施例1の[工程-130]~[工程-150]を実行することによって、p形半導体素子を得ることができる。尚、実施例5のパイロジェニック酸化法に基づき、実施例3にて説明した2段階のゲート絶縁膜形成工程を実行してもよいし、更には、実施例4にて説明した加熱処理を加えてもよい。

【0081】以上、本発明を好ましい実施例に基づき説明したが、本発明はこれらの実施例に限定されるものではない。実施例にて説明した各種の条件やプラズマ処理装置の構造は例示であり、適宜変更することができる。

【0082】例えば、実施例3の[工程-330]において、マグネトロン15へのマイクロ波電力の供給、処

理室10への水素ガス及び酸素ガスの導入を中止することなく加熱手段12によってシリコン半導体基板20を800°Cまで昇温してもよい。また、実施例4の[工程-410]において、不活性ガス（例えば窒素ガス）をガス導入部17から処理室10内に導入しつつシリコン半導体基板20の温度を加熱手段12によって850°Cまで昇温したが、その代わりに、例えば塩化水素ガスを0.1容量%含有する不活性ガス（例えば窒素ガス）をガス導入部17から処理室10内に導入しつつ、シリコン半導体基板20の温度を加熱手段12によって850°Cまで昇温してもよい。更には、第1のゲート絶縁膜形成工程、昇温工程、第2のゲート絶縁膜形成工程のそれぞれにおける雰囲気、例えば塩化水素ガスを含ませてもよい。

【0083】実施例においては、専らシリコン半導体基板の表面に絶縁膜を形成したが、本発明に基づき、基板の上に製膜されたエピタキシャルシリコン層にp形半導体素子を形成することもできるし、基板の上に形成された絶縁層の上に製膜されたポリシリコン層あるいはアモルファスシリコン層等にp形半導体素子を形成することもできる。あるいは又、SOI構造におけるシリコン層にp形半導体素子を形成してもよい。ゲート絶縁膜の形成及び/又はゲート絶縁膜の表面への窒化処理、後酸化は、枚葉方式だけでなく、複数の半導体層を同時に処理するパッチ方式にて行うこともできる。

【0084】実施例において0.1%フッ化水素酸水溶液及び純水により半導体層の表面洗浄を行った後、半導体層をプラズマ処理装置や酸化膜形成装置（以下、これらの装置を総称してプラズマ処理装置等と呼ぶ）に搬入したが、半導体層の表面洗浄からプラズマ処理装置等への搬入までの雰囲気を、不活性ガス（例えば窒素ガス）雰囲気としてもよい。尚、このような雰囲気は、例えば、半導体層の表面洗浄装置の雰囲気を不活性ガス雰囲気とし、且つ、不活性ガスが充填された搬送用ボックス内に半導体層（例えばシリコン半導体基板）を納めてプラズマ処理装置等に搬入する方法や、図6に模式図を示すように、表面洗浄装置、プラズマ処理装置等、搬送路、ローダー及びアンローダーから構成されたクラスターツール装置を用い、表面洗浄装置からプラズマ処理装置等までを搬送路で結び、かかる表面洗浄装置、搬送路及びプラズマ処理装置等の雰囲気を不活性ガス雰囲気とする方法によって達成することができる。

【0085】あるいは又、0.1%フッ化水素酸水溶液及び純水により半導体層の表面洗浄を行う代わりに、表6に例示する条件にて、無水フッ化水素ガスを用いた気相洗浄法によって半導体層の表面洗浄を行ってもよい。尚、パーティクルの発生防止のためにメタノールを添加する。あるいは又、表7に例示する条件にて、塩化水素ガスを用いた気相洗浄法によって半導体層の表面洗浄を行ってもよい。尚、半導体層の表面洗浄開始前あるいは

表面洗浄完了後における表面洗浄装置内の雰囲気や搬送路等内の雰囲気は、不活性ガス雰囲気としてもよい、例えば $1.3 \times 10^{-1} \text{ Pa}$ (10^{-3} Torr) 程度の真空雰囲気としてもよい。尚、搬送路等内の雰囲気を真空雰囲気とする場合には、半導体層を搬入する際のプラズマ処理装置等の雰囲気を例えば $1.3 \times 10^{-1} \text{ Pa}$ (10^{-3} Torr) 程度の真空雰囲気としておき、半導体層の搬入完了後、プラズマ処理装置等の雰囲気を不活性ガス（例えば窒素ガス）雰囲気とすればよい。

【0086】[表6]

無水フッ化水素ガス	: 300 S C C M
メタノール蒸気	: 80 S C C M
窒素ガス	: 1000 S C C M
圧力	: 0.3 Pa
温度	: 60° C

【0087】[表7]

塩化水素ガス/窒素ガス	: 1 容量%
温度	: 800° C

【0088】これらの方法を採用することによって、ゲート絶縁膜の形成前に半導体層の表面を汚染等の無い状態に保つことができる結果、形成されたゲート絶縁膜中に水分や有機物、あるいは又、例えば Si-OH が取り込まれ、形成されたゲート絶縁膜の特性が低下しあるいは欠陥部分が発生することを、効果的に防ぐことができる。

【0089】先に説明したように、プラズマ酸化法を採用する場合、ゲート絶縁膜の形成において、処理室10内に水素ガス及び酸素ガスを導入するが、この際、水素ガスが処理室10内に流入し、系外に流出することによって爆鳴気反応が生じることを防止するため、且つ、半導体層にドライ酸化膜が形成されることを防止するために、例えば、実施例1の[工程-120]において、ガス導入部17から処理室10内に例えば流量10 S L Mの希釈用ガスとしての不活性ガス（例えば窒素ガス）を導入しながら、ガス導入部16Aから処理室10内に流量0.2 S L Mの水素ガスを導入し、その後、例えばガス導入部16Bから処理室10内に例えば流量10 S L Mの酸素ガスの導入を開始し、希釈用の不活性ガスの処理室10内への導入を中止すればよい。次いで、マグネトロン15にマイクロ波電力を供給し、マグネトロン15にて生成した2.45 GHzのマイクロ波をマイクロ波導波管14を介して処理室10のプラズマ生成領域10Aに導入する。このような操作によって、水蒸気生成前の処理室10内における水素ガス濃度は十分に低い値となり、爆鳴気反応が生じることを確実に防止することができる。

【0090】

【発明の効果】本発明においては、酸素ガス及び水素ガスに電磁波を照射することによって生成した水蒸気及び水素ガスに積層体あるいはゲート電極を晒すので、従来の後酸化よりも低い温度でシリコン層の露出表面を酸化することができる結果、p形不純物であるボロン原子がこの後酸化工程において、シリコン層からゲート絶縁膜を通過し、半導体層にまで到達することを効果的に抑制することができる。しかも、雰囲気には水素ガスが含まれているので、金属層が酸化されることを抑制することができる。

【0091】尚、プラズマ酸化法を採用すれば、本質的に1つのプラズマ処理装置内でゲート絶縁膜の形成と後酸化とを行うことが可能となり、ゲート絶縁膜の形成と後酸化のための装置が1つで済み、装置構成を簡素化することができる。また、プラズマ酸化法を採用すれば、酸化速度が抑制・制御された状態で水蒸気を容易に且つ確実に生成させることが可能となり、加湿酸化法によって薄いゲート絶縁膜を形成することができる。しかも、水蒸気を用いた酸化法によって酸化膜を形成するので、優れた経時絶縁破壊(TDD)特性を有する酸化膜を得ることができる。

【図面の簡単な説明】

【図1】本発明の方法の実施に適したプラズマ処理装置の概念図である。

【図2】実施例1の絶縁膜の形成方法を説明するためのシリコン半導体基板等の模式的な一部断面図である。

【図3】図2に引き続き、実施例1の絶縁膜の形成方法を説明するためのシリコン半導体基板等の模式的な一部断面図である。

【図4】図2に引き続き、実施例1の絶縁膜の形成方法を説明するためのシリコン半導体基板等の模式的な一部断面図である。

【図5】パイロジェニック酸化法に基づき酸化膜を形成するための縦型方式の酸化膜形成装置の概念図である。

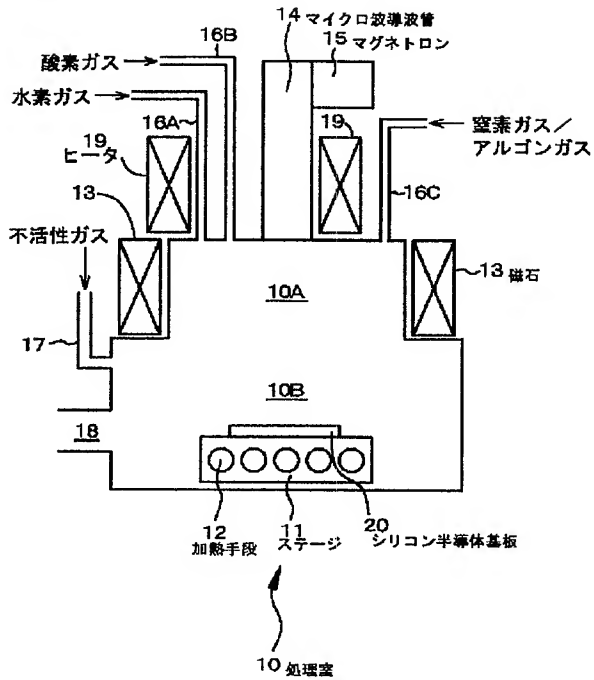
【図6】クラスターツール装置の模式図である。

【符号の説明】

10・・・処理室、10A・・・プラズマ生成領域、10B・・・プラズマ処理領域、11・・・ステージ、12・・・加熱手段、13・・・磁石、14・・・マイクロ波導波管、15・・・マグネトロン、16A、16B、16C、17・・・ガス導入部、18・・・ガス排気部、19・・・ヒータ、20・・・シリコン半導体基板、21・・・素子分離領域、22・・・ゲート絶縁膜、23・・・ゲート電極、23A・・・シリコン層、23B・・・反応防止層、23B・・・金属層、24・・・酸化膜、25・・・不純物領域、26・・・サイドウォール、27・・・ソース/ドレイン領域、28・・・層間絶縁層、29・・・配線

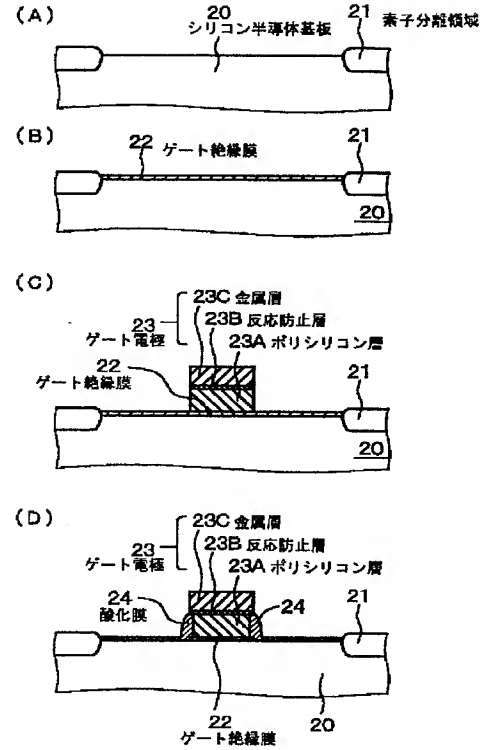
【図1】

【図1】



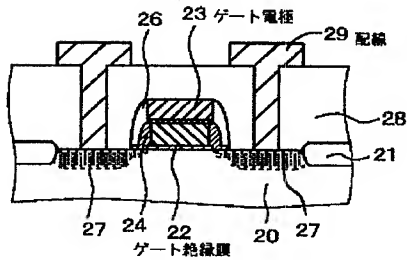
【図2】

【図2】



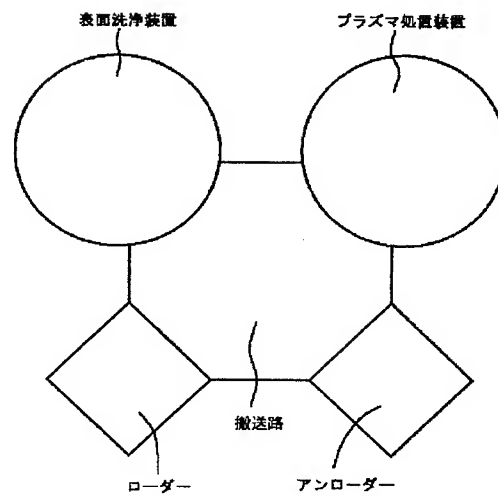
【図4】

【図4】



【図6】

【図6】



Fターム(参考) 5F040 DA06 DC01 EC02 EC04 EC07
EC28 ED03 EF02 EF11 EK01
EK02 FA03 FA05 FA17 FA19
FB02 FC00 FC04
5F045 AA09 AA20 AB03 AB04 AB32
AB40 AC03 AC11 AC13 AD04
AD07 AD08 AD12 AF03 BB16
CB05 CB10 DC70 EB13 EE12
EK14 HA15 HA16
5F048 AA07 AC03 BB04 BB07 BB09
BB11 BB13 BG12 DA20 DA25
5F058 BA20 BC02 BE02 BF29 BF37
BF63 BF73 BG02 BJ01 BJ02
BJ03

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]A manufacturing method of a semiconductor device exposing a layered product which a silicon layer and a metal layer were laminated by a steam and hydrogen gas which were generated by irradiating oxygen gas and hydrogen gas with electromagnetic waves, and a silicon layer exposed to the side.

[Claim 2]A manufacturing method of the semiconductor device according to claim 1 which a metal layer comprises tungsten and is characterized by a layered product being a gate electrode.

[Claim 3]A manufacturing method of the semiconductor device according to claim 1 oxidizing only the surface of an exposed silicon layer.

[Claim 4]A manufacturing method of the semiconductor device according to claim 1, wherein electromagnetic waves are microwave.

[Claim 5](A) A process of forming a process of forming gate dielectric film on the surface of a semiconductor layer, and a gate electrode which a silicon layer containing p type impurities and a metal layer are laminated, and changes on (B) this gate dielectric film, (C) A manufacturing method of a p type semiconductor element provided with a process of exposing a gate electrode to a steam and hydrogen gas which were generated by irradiating oxygen gas and hydrogen gas with electromagnetic waves.

[Claim 6]A manufacturing method of the p type semiconductor element according to claim 5, wherein a metal layer comprises tungsten.

[Claim 7]A manufacturing method of the p type semiconductor element according to claim 5 oxidizing only the surface of an exposed silicon layer.

[Claim 8]A manufacturing method of the p type semiconductor element according to claim 5, wherein electromagnetic waves are microwave.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]This invention relates to the manufacturing method of a semiconductor device, and the manufacturing method of a p type semiconductor element.

[0002]

[Description of the Prior Art]In recent years, in a CMOS transistor, voltage lowering is attained for low power consumption, therefore, enough low moreover, symmetrical threshold voltage is required from a PMOS semiconductor device and an NMOS semiconductor device. In order to cope with such a demand, in a PMOS semiconductor device, the gate electrode which comprised a polysilicon layer containing an old n type impurity is replaced, and the gate electrode which comprised a polysilicon layer containing p type impurities is used. CMOSFET of such a structure is called CMOSFET which has dual gate structure. However, by various kinds of heat treatments in the semiconductor device manufacturing process after gate electrode formation, the boron atoms (B) which are p type impurities usually used pass gate dielectric film from a gate electrode, reach even a silicon semiconductor substrate easily, and fluctuate the threshold voltage of a PMOS semiconductor device. Such a phenomenon appears much more notably, when gate dielectric film is made much more thin for voltage lowering.

[0003]There is a problem that rate-limiting [of the working speed of a semiconductor device] is carried out by RC delay in wiring of electrodes, such as a gate electrode, a gate wire, etc., with high integration of Integrated Circuit Sub-Division by the minuteness making of a semiconductor device in recent years. So, the gate electrode of the two-layer structure (polycide structure) of a polysilicon layer and a metal silicide layer is used instead of the polysilicon layer monolayer as a gate electrode. However, in the semiconductor device after a 0.25-micrometer generation, the gate electrode of low resistance is further called for rather than the gate electrode which has polycide structure, and the gate electrode which has polymetal structure attracts attention in recent years. Here, the gate electrode which has polymetal structure has the structure where the polysilicon layer and the tungsten layer were laminated. Between the polysilicon layer and the tungsten layer, in order to prevent the reaction of silicon and tungsten, the reaction inhibiting layer which comprises WN, for example is formed.

[0004]In the manufacturing process of a semiconductor device, oxidation is performed, after forming a gate electrode and aiming at improvement in the characteristic of a semiconductor device, or reliability. In the gate electrode which has the polycide structure which comprises a polysilicon layer and a tungsten silicide (WSi_X) layer, a tungsten silicide layer with superfluous Si is usually used as a tungsten silicide layer rather than $X=2.0$ which is a stoichiometric composition. In a back oxidation process, a semiconductor substrate is put on an oxidizing atmosphere, heating the semiconductor substrate in which the gate electrode was formed. Of this, Si of the surplus in a tungsten silicide (WSi_X) layer oxidizes, and silicon oxide is formed not only in the surface of the exposed polysilicon layer but in the surface of a tungsten silicide layer.

[0005]

[Problem(s) to be Solved by the Invention]When it applies to the gate electrode which, on the other hand, has the polymetal structure where the polysilicon layer and the tungsten layer were laminated in post-oxidation, a tungsten layer oxidizes and it becomes WO_3 . Since big cubical

expansion is followed on oxidation of a tungsten layer, exfoliation of a tungsten layer, etc. occur and there is a problem of it becoming impossible to manufacture a semiconductor device.

[0006]The method for preventing oxidation of such a tungsten layer is publicly known from JP,S60-9166,A, for example. According to the art indicated by this patent published unexamined application, form gate oxide on a silicon semiconductor substrate, and on gate oxide in for example, the temperature requirement of 500-1200 degree[after forming the electrode which comprises tungsten] C. It heat-treats in the H_2 carrier gas which contains H_2O 10 ppm - 10%.

The thickness of gate oxide becomes thick by existence of H_2O , by existence of H_2 gas, oxidation of a tungsten layer is prevented and a silicon semiconductor substrate oxidizes selectively as a result.

[0007]When the art indicated by this patent published unexamined application is applied to the gate electrode which has the polymetal structure where the polysilicon layer and the tungsten layer were laminated, it is necessary to carry out ambient temperature more than 800 degreeC. However, after this, in an oxidation process, the boron atoms which are p type impurities usually used pass gate dielectric film from a gate electrode, reach even a silicon semiconductor substrate easily, and fluctuate the threshold voltage of a PMOS semiconductor device. And since hydrogen gas is contained in the atmosphere of hot post-oxidation, the enhanced diffusion by hydrogen arises, and boron atoms pass gate dielectric film from a gate electrode still more easily, and reach even a silicon semiconductor substrate.

[0008]Therefore, when oxidizing after the purpose of this invention aims at the improvement of the characteristic of a semiconductor device and reliability to the gate electrode which has polymetal structure, for example, The exposed surface of a polysilicon layer can be oxidized selectively and it is in providing the manufacturing method of a semiconductor device and the manufacturing method of a p type semiconductor element which can moreover control change of the threshold voltage of the semiconductor device resulting from post-oxidation as much as possible.

[0009]

[Means for Solving the Problem]A silicon layer and a metal layer are laminated by a steam and hydrogen gas which were generated by irradiating oxygen gas and hydrogen gas with electromagnetic waves, and a manufacturing method of a semiconductor device of this invention for attaining the above-mentioned purpose exposes a layered product which a silicon layer exposed to the side.

[0010]A manufacturing method of a p type semiconductor element of this invention for attaining the above-mentioned purpose, (A) A process of forming a process of forming gate dielectric film on the surface of a semiconductor layer, and a gate electrode which a silicon layer containing p type impurities and a metal layer are laminated, and changes on (B) this gate dielectric film, (C) It has a process of exposing a gate electrode to a steam and hydrogen gas which were generated by irradiating oxygen gas and hydrogen gas with electromagnetic waves.

[0011]In a manufacturing method of a semiconductor device of this invention, or a manufacturing method (these may be hereafter called this invention generically) of a p type semiconductor element, a silicon layer can consist of polysilicon or an amorphous silicon. On the other hand, tungsten (W) and molybdenum (Mo) can be mentioned as a material which constitutes a metal layer. In a manufacturing method of a semiconductor device of this invention, a gate electrode can be mentioned as a layered product. It is preferred to form a reaction inhibiting layer which comprises various metal nitrides, such as WN, TiN, ZrN, and HfN, between a silicon layer and a metal layer, for example, in order to prevent a reaction of a silicon atom which constitutes a silicon layer, and a metal atom which constitutes a metal layer.

[0012]In this invention, it is preferred by optimizing or controlling cooking temperature of a steam to atmosphere surrounding a layered product or a gate electrode and the amount of supply of hydrogen gas, a layered product, or a gate electrode to oxidize only the surface of an

exposed silicon layer. That is, it is preferred to oxidize only the surface of a silicon layer selectively, without oxidizing a metal layer. If it depends on conditions of cooking temperature of a steam to atmosphere surrounding a layered product or a gate electrode and the amount of supply of hydrogen gas, a layered product, or a gate electrode, it is unavoidable that a metal layer oxidizes to such an extent that it does not pose a problem practically.

[0013]As electromagnetic waves, microwave (1 GHz thru/or 100 GHz) (for example, 2.45-GHz microwave) can be used. A layered product or a gate electrode may be exposed into atmosphere which diluted a steam and hydrogen gas with inactive gas, such as nitrogen, argon, helium, neon, krypton, and a xenon.

[0014]In this invention, it can be considered as gas which should irradiate with electromagnetic waves, and NO and N₂O can also be used instead of oxygen gas.

[0015]temperature of a layered product when exposing a layered product to a steam and hydrogen gas which were generated by irradiating oxygen gas and hydrogen gas with electromagnetic waves in a manufacturing method of a semiconductor device of this invention -- or in a manufacturing method of a p type semiconductor element of this invention again, In this process p type impurities temperature of a gate electrode when exposing a gate electrode to a steam and hydrogen gas which were generated by irradiating oxygen gas and hydrogen gas with electromagnetic waves, It is [temperature which passes gate dielectric film from a silicon layer, and does not reach even a semiconductor layer, and beyond temperature that a steam does not specifically dew on it] preferably desirable 200degreeC thru/or 600degreeC, and to be referred to as 200degreeC thru/or 450 degreeC much more preferably.

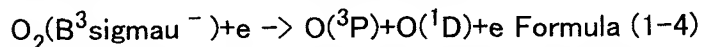
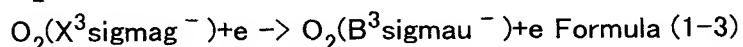
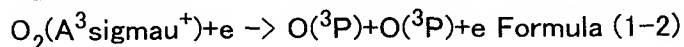
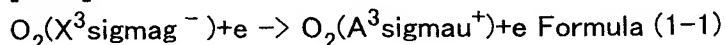
[0016]As a formation method of a gate electrode which a silicon layer (for example, a polysilicon layer and an amorphous silicon layer) and a metal layer containing p type impurities are laminated in a manufacturing method of a p type semiconductor element of this invention, and changes, For example, after producing a silicon layer containing p type impurities (for example, boron) on gate dielectric film based on a CVD method, produce a metal layer on the whole surface and it ranks second, After forming a method of patterning a metal layer and a silicon layer, and a silicon layer which does not contain an impurity on gate dielectric film with a CVD method and pouring p type impurities (for example, boron and BF₂) into a silicon layer with ion implantation, A metal layer is produced on the whole surface, it ranks second and a method of patterning a metal layer and a silicon layer can be mentioned.

[0017]In a manufacturing method of a p type semiconductor element of this invention, dry oxygen gas and a steam can be mentioned as an oxidation seed for forming gate dielectric film in the surface of a semiconductor layer in said process (A). A way a method of making a steam generate burns oxygen gas and hydrogen gas (the pyrogenic method), How to carry out bubbling of the heating pure water with a method, oxygen gas, or inactive gas which heats pure water, a catalyst (for example, Pt system catalysts, such as nickel system catalysts, such as NiO, Pt, and PtO₂,.. Ru system catalysts, such as Pd system catalysts, such as Pd and PdO, Ir system catalyst, Ru, and RuO₂. Although it can also be considered as a method to which hydrogen gas and a oxidizing gas are made to react based on a catalysis using Co system catalysts, such as Mn system catalysts, such as Cu system catalysts, such as Ag system catalysts, such as Ag and Ag₂O, Au system catalyst, and CuO, and MnO₂, and Co₃O₄. To hydrogen gas and oxygen gas microwave (1 GHz thru/or 100 GHz). How to irradiate with (for example, 2.45-GHz microwave) (for convenience hereafter) After calling it a plasma oxidation method, i.e., carrying in a substrate to a plasma treatment apparatus, It is desirable by irradiating hydrogen gas and oxygen gas with microwave (1 GHz thru/or 100 GHz) (for example, 2.45-GHz microwave) to make a steam generate and to make a semiconductor layer into a method of oxidizing using this steam. A method of forming gate dielectric film in a semiconductor layer surface based on a generation method of these steams may be generically called a humidification oxidation style.

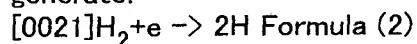
[0018]In oxygen plasma generated by microwave discharge, Ground state O₂ (X³sigmag⁻) is excited by electronic collision at excitation state O₂ (A³sigmau⁺) or O₂ (B³sigmau⁻), and

dissociates to an oxygen atom like the following formulas, respectively.

[0019]

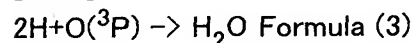


[0020] Therefore, an excitation oxygen molecule and an oxygen atom exist in oxygen plasma, and these serve as reacting species. If hydrogen H_2 is introduced here, the following plasma will generate.



[0022] And oxygen plasma generated by a formula (1-2) among oxygen plasma and hydrogen plasma generated by a formula (2) react, and a steam generates. And the surface of a silicon layer exposed to the side of a heated layered product or the side of a gate electrode oxidizes with this steam, and an oxide film is formed in the surface. In this invention, some steams generated by irradiating oxygen gas and hydrogen gas with microwave (1 GHz thru/or 100 GHz) (for example, 2.45-GHz microwave) are the plasma state.

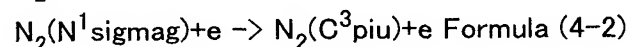
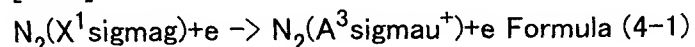
[0023]



[0024] If it is in a manufacturing method of a p type semiconductor element of this invention, a nitriding step of gate dielectric film can be included in a process of forming gate dielectric film on the surface of a semiconductor layer at a process (A). As for this nitriding step, it is preferred to comprise a process (it is called plasma nitriding processing for convenience), nitriding [with nitrogen molecules, nitrogen-molecules ion, a nitrogen atom, or nitrogen atom ion of an excitation state generated by irradiating nitrogen system gas with electromagnetic waves / the surface of gate dielectric film]. It can be considered as nitrogen system gas which should irradiate with electromagnetic waves, and N_2O , NO, NO_2 besides nitrogen gas (N_2 gas), etc. can illustrate gas which is a compound of a nitrogen atom and an oxygen atom. That is, nitrogen system gas can be made into at least one kind of gas chosen from a group which comprises N_2 , NO, N_2O , and NO_2 . Nitrogen system gas may be the gas which mixed at least two kinds of these gases. When heat-treating after performing nitriding treatment on the surface of gate dielectric film aims at relaxation of a damage produced in gate dielectric film, it is preferred. It is desirable to perform heat-treatment by inert gas atmospheres, such as nitrogen gas, and 10 seconds thru/or 1 hour can be illustrated as 800degreeC thru/or 1200degreeC, and heat-treatment time as a heat-treatment temperature.

[0025] When using nitrogen (N_2) gas as nitrogen system gas, nitrogen (N_2) is excited like the following formulas in plasma by microwave, for example. That is, nitrogen molecules and nitrogen-molecules ion which an electron which exists in plasma was excited and were excited by inelastic collision of this and nitrogen molecules are generated. Combination (when an atom which mainly constitutes a semiconductor layer is Si, it is Si-O combination) with an atom and an oxygen atom in which these nitrogen molecules and nitrogen-molecules ion that were excited mainly constitute a semiconductor layer of the surface of gate dielectric film is cut, Nitriding [a nitriding oxide (for example, Si-O-N combination) is formed, and / the surface of gate dielectric film]. A presentation of the surface of gate dielectric film is expressed with SiO_xN_y when an atom which mainly constitutes a semiconductor layer is Si.

[0026]



$N_2(C^3\pi) + e \rightarrow N_2(B^3\pi) + h\nu$ Formula (4-3)

$N_2(B^3\pi) + e \rightarrow N_2(A^3\sigma) + h\nu$ Formula (4-4)

[0027] Thus, the nitriding [the surface of gate dielectric film] by performing plasma nitriding processing, And since nitriding treatment [nitriding / ordinary temperature / there is no necessity of performing nitriding treatment at a high temperature like a thermal nitriding method, for example, / nitriding treatment / the surface of gate dielectric film] can be performed, There is no adverse effect to the semiconductor device characteristics, such as a fall of a problem in introduction into gate dielectric film of a nitrogen atom by a thermal nitriding method, i.e., current driving capacity by nitrogen invading into a silicon semiconductor substrate. Boron atoms contained in a silicon layer by nitriding treatment can pass gate dielectric film, and can reach even a semiconductor layer, and a phenomenon of changing threshold voltage of a p type semiconductor element can be avoided much more certainly.

[0028] When a MOS type semiconductor device is manufactured based on a silicon semiconductor substrate, Before forming gate dielectric film conventionally, RCA washing that NH_4OH/H_2O_2 solution washes and HCl/H_2O_2 solution washes further washes the surface of a silicon semiconductor substrate, and particles and a metal impurity are removed from the surface. By the way, if RCA washing is performed, the surface of a silicon semiconductor substrate will react to a penetrant remover, and silicon oxide about 0.5-1 nm thick will be formed. Thickness of this silicon oxide is uneven and, moreover, a penetrant remover ingredient remains in this silicon oxide. Then, a silicon semiconductor substrate is immersed in hydrofluoric acid solution, and this silicon oxide is removed, and also pure water removes a chemical component. The surface of a silicon semiconductor substrate where the termination of most was carried out from hydrogen by this, and the termination of the part was carried out very much with fluoride can be obtained. On these Descriptions, if the surface of a silicon semiconductor substrate is exposed, it will express obtaining the surface of a silicon semiconductor substrate where the termination of most was carried out by such process from hydrogen, and the termination of the part was carried out very much with fluoride. Then, gate dielectric film is formed in the surface of this silicon semiconductor substrate.

[0029] By the way, if atmosphere before forming gate dielectric film based on a humidification oxidation style is made into a hot nitrogen gas atmosphere, roughness (unevenness) may arise on the surface of a silicon semiconductor substrate. Si-H combination formed by washing with hydrofluoric acid solution and pure water on the surface of a silicon semiconductor substrate such a phenomenon in part or again a part of Si-F combination. It is lost by temperature programmed desorption of hydrogen or fluoride, and it is thought that it originates in an etching phenomenon arising on the surface of a silicon semiconductor substrate. For example, it is indicated to the Baifukan issue, Tadahiro Omi work "ultra clean ULSI art", and the 21st page that intense unevenness will arise on the surface of a silicon semiconductor substrate if temperature up of the silicon semiconductor substrate is carried out in argon gas more than 600 degreeC.

[0030] If it is in a manufacturing method of a p type semiconductor element of this invention, By starting formation of gate dielectric film on the surface of a semiconductor layer with a humidification oxidation style, where a semiconductor layer is held to temperature from which an atom which mainly constitutes a semiconductor layer from the surface of a semiconductor layer is not desorbed in a process (A). It is possible to avoid generating of a phenomenon in which roughness (unevenness) occurs on the surface of such a semiconductor layer. As for temperature from which an atom which mainly constitutes a semiconductor layer from the surface of a semiconductor layer is not desorbed, it is desirable that it is the temperature from which combination with an atom which is carrying out the termination of the semiconductor layer surface, and an atom which mainly constitutes a semiconductor layer is not cut. When an atom which mainly constitutes a semiconductor layer is Si, a semiconductor layer A silicon semiconductor substrate, When it comprises a single crystal silicon layer, a polysilicon layer, or an amorphous silicon layer, It is desirable to make temperature from which an atom which mainly

constitutes a semiconductor layer from the surface of a semiconductor layer is not desorbed into temperature from which Si-H combination of a semiconductor layer surface is not cut, or temperature from which Si-F combination of a semiconductor layer surface is not cut again. When a plane direction uses a silicon semiconductor substrate of (100) as a semiconductor layer, most hydrogen atoms in the surface of a silicon semiconductor substrate have combined with every one each of two joint hands of a silicon atom, and it has the termination structure of H-Si-H. It is alike and termination structure in the state where a hydrogen atom combined only with one joint hand of a silicon atom, or termination structure in the state where a hydrogen atom combined with each of three joint hands of a silicon atom exists in an appropriate portion (for example, stepper type Shigeru part) in which a surface state of a silicon semiconductor substrate collapsed. The remaining joint hand of a silicon atom is usually combined with a silicon atom inside a crystal. In the expression "Si-H combination" in this Description. Termination structures in the state where a hydrogen atom combined with each of two joint hands of a silicon atom, termination structures in the state where a hydrogen atom combined only with one joint hand of a silicon atom, or all the termination structures in the state where a hydrogen atom combined with each of three joint hands of a silicon atom are included. More specifically, it is [beyond temperature that a steam does not dew on a semiconductor layer / more than 200 degreeC] preferably desirable [temperature], when starting formation of gate dielectric film on the surface of a semiconductor layer from a field of a throughput to use more than 300 degreeC more preferably.

[0031]In a process (A), temperature of a semiconductor layer when formation of gate dielectric film is completed with a humidification oxidation style may be made higher than temperature of a semiconductor layer at the time of starting formation of gate dielectric film. In this case, temperature of a semiconductor layer when formation of gate dielectric film is completed is not 600 thru/or 1200degreeC, and a thing limited to such a value although it is preferably desirable 700 thru/or 1000degreeC, and that they are 750 thru/or 900degreeC still more preferably. Temperature up may be carried out stair-like (step form), or temperature up may be carried out continuously again.

[0032]When performing temperature up in the shape of stairs, after starting formation of gate dielectric film with a humidification oxidation style on the surface of a semiconductor layer at temperature from which an atom which mainly constitutes a semiconductor layer from the surface of a semiconductor layer is not desorbed, The 1st gate-dielectric-film formation process that holds a semiconductor layer to a temperature requirement from which an atom which mainly constitutes a semiconductor layer from the surface of a semiconductor layer during the predetermined period is not desorbed, and forms gate dielectric film in it. It is preferred that the 2nd gate-dielectric-film formation process that forms gate dielectric film further is included until it becomes desired thickness with a humidification oxidation style at a temperature higher than a temperature requirement from which an atom which mainly constitutes a semiconductor layer from the surface of a semiconductor layer is not desorbed. forming temperature of gate dielectric film in the 2nd gate-dielectric-film formation process -- 600 thru/or 1200degreeC -- it is preferably desirable 700 thru/or 1000degreeC, and that they are 750 thru/or 900degreeC still more preferably. in addition -- as the maximum of the retention temperature range of a semiconductor layer in the 1st gate-dielectric-film formation process -- 500degreeC -- desirable -- 450degreeC -- 400 degreeC can be mentioned more preferably. Thickness of final gate dielectric film after passing through the 2nd gate-dielectric-film formation process should just be taken as predetermined thickness required of a semiconductor device. A thing thin as much as possible of thickness of gate dielectric film after passing through the 1st gate-dielectric-film formation process on the other hand is preferred. However, plane directions of a silicon semiconductor substrate used for manufacture of a semiconductor device are almost all cases (100), and however it may smooth the surface of a silicon semiconductor substrate (100), a level difference certainly called a step on the surface of silicon will be formed now. Although this step is usually a part for one layer of silicon atoms, depending on the case, a level difference for 2-3 layers may be formed. Therefore, as for thickness of gate dielectric film after passing through the 1st gate-dielectric-film formation process, when using a silicon semiconductor

substrate as a semiconductor layer (100), it is preferred to be referred to as 1 nm or more, but it is not limited to this.

[0033]A temperature rising step may also be included between the 1st gate-dielectric-film formation process and the 2nd gate-dielectric-film formation process. In this case, it is desirable to consider it as an oxidizing atmosphere which makes atmosphere in a temperature rising step an inert gas atmosphere or a decompressed atmosphere, or contains a steam again. Here, nitrogen gas, argon gas, and gaseous helium can be illustrated as inactive gas. A halogen may contain in gas containing inactive gas or a steam in atmosphere in a temperature rising step. By this, much more improvement in the characteristic of gate dielectric film formed with the 1st gate-dielectric-film formation process can be aimed at. Namely, when an atom which mainly constitutes a semiconductor layer is Si, a silicon dangling bond (Si-) and SiOH which are the defects which may be produced in the 1st gate-dielectric-film formation process react to a halogen in a temperature rising step. As a result of a silicon dangling bond's carrying out a termination or producing dehydration, these defects that are reliability degradation factors are eliminated. In particular, exclusion of these defects is effective to early gate dielectric film (silicon oxide) formed in the 1st gate-dielectric-film formation process. Although chlorine, bromine, and fluoride can be mentioned as a halogen, it is desirable that it is chlorine especially. As a gestalt of a halogen contained in gas containing inactive gas or a steam, hydrogen chloride (HCl), CCl₄, C₂HCl₃, Cl₂, HBr, and NF₃ can be mentioned, for example. content of a halogen in gas containing inactive gas or a steam is based on a gestalt of a molecule or a compound -- 0.001 to 10 capacity % -- desirable -- 0.005 to 10 capacity % -- it is 0.02 to 10 capacity % still more preferably. For example, as for hydrogen chloride gas content in gas containing inactive gas or a steam, when using hydrogen chloride gas, it is desirable that it is 0.02 to 10 capacity %. It can also be considered as atmosphere containing a steam diluted with inactive gas in atmosphere in a temperature rising step.

[0034]An oxidizing atmosphere containing a steam under formation of gate dielectric film may be made to contain a halogen in a method of this invention. By this, gate dielectric film excellent in the time zero dielectric breakdown (TZDB) characteristic and the dielectric breakdown (Tddb) characteristic with the passage of time can be obtained. Although chlorine, bromine, and fluoride can be mentioned as a halogen, it is desirable that it is chlorine especially. As a gestalt of a halogen contained in gas containing a steam, hydrogen chloride (HCl), CCl₄, C₂HCl₃, Cl₂, HBr, and NF₃ can be mentioned, for example. content of a halogen in gas containing a steam is based on a gestalt of a molecule or a compound -- 0.001 to 10 capacity % -- desirable -- 0.005 to 10 capacity % -- it is 0.02 to 10 capacity % still more preferably. For example, as for hydrogen chloride gas content in gas containing a steam, when using hydrogen chloride gas, it is desirable that it is 0.02 to 10 capacity %.

[0035]In order to raise the characteristic of formed gate dielectric film further, in a manufacturing method of a p type semiconductor element of this invention, it may heat-treat to formed gate dielectric film after formation of gate dielectric film.

[0036]In this case, it is desirable to make atmosphere of heat treatment into an inert gas atmosphere containing a halogen. By heat-treating gate dielectric film in an inert gas atmosphere containing a halogen, gate dielectric film excellent in the time zero dielectric breakdown (TZDB) characteristic and the dielectric breakdown (Tddb) characteristic with the passage of time can be obtained. As inactive gas in heat treatment, nitrogen gas, argon gas, and gaseous helium can be illustrated. Although chlorine, bromine, and fluoride can be mentioned as a halogen, it is desirable that it is chlorine especially. As a gestalt of a halogen contained in inactive gas, hydrogen chloride (HCl), CCl₄, C₂HCl₃, Cl₂, HBr, and NF₃ can be mentioned, for example. content of a halogen in inactive gas is based on a gestalt of a molecule or a compound -- 0.001 to 10 capacity % -- desirable -- 0.005 to 10 capacity % -- it is 0.02 to 10 capacity % still more preferably. For example, as for hydrogen chloride gas content in inactive gas, when using hydrogen chloride gas, it is desirable that it is 0.02 to 10 capacity %.

[0037]Formation and heat treatment of gate dielectric film can be performed in the same

processing chamber. temperature of heat treatment -- 700-1200degreeC -- desirable -- 700-1000degreeC -- it is 700-950degreeC still more preferably. It is preferred to consider it as 1 to 10 minutes, when carrying out in a sheet process, and as for time of heat treatment, when carrying out in a batch type, it is preferably desirable for 10 to 40 minutes to consider it as 20 to 30 minutes still more preferably for 5 to 60 minutes.

[0038]When heat-treating, it is desirable to make ambient temperature at the time of heat-treating to formed gate dielectric film higher than temperature when formation of gate dielectric film is completed. In this case, after formation of gate dielectric film is completed and changing atmosphere in a processing chamber to an inert gas atmosphere, Temperature up may be carried out to ambient temperature for heat-treating, and after changing atmosphere to an inert gas atmosphere containing a halogen, temperature up may be carried out to ambient temperature for performing heat treatment. Here, nitrogen gas, argon gas, and gaseous helium can be illustrated as inactive gas. Although chlorine, bromine, and fluoride can be mentioned as a halogen, it is desirable that it is chlorine especially. As a gestalt of a halogen contained in inactive gas, hydrogen chloride (HCl), CCl_4 , C_2HCl_3 , Cl_2 , HBr, and NF_3 can be mentioned, for example. content of a halogen in inactive gas is based on a gestalt of a molecule or a compound -- 0.001 to 10 capacity % -- desirable -- 0.005 to 10 capacity % -- it is 0.02 to 10 capacity % still more preferably. For example, as for hydrogen chloride gas content in inactive gas, when using hydrogen chloride gas, it is desirable that it is 0.02 to 10 capacity %.

[0039]Usually, RCA washing that $\text{NH}_4\text{OH}/\text{H}_2\text{O}_2$ solution washes and $\text{HCl}/\text{H}_2\text{O}_2$ solution washes further before forming gate dielectric film on the surface of a silicon semiconductor substrate washes the surface of a silicon semiconductor substrate. After removing particles and a metal impurity from the surface, a silicon semiconductor substrate by hydrofluoric acid solution and pure water is washed. However, if a silicon semiconductor substrate is put to the atmosphere after that, the surface of a silicon semiconductor substrate will be polluted, . There is a possibility that moisture and an organic matter may adhere on the surface of a silicon semiconductor substrate, or Si atom of a silicon semiconductor substrate surface may combine with a hydroxyl group (OH) again. (For example) Document . "Highly-reliable Gate Oxide Formation for Giga-Scale LSIs by using Closed Wet Cleaning System and Wet Oxidation with Ultra-Dry Unloading", J. Yugami, et al., International Electron Device Meeting Technical Digest 95, and pp 855-858 Reference. In such a case, if formation of gate dielectric film is started in the state as it is, it can become a cause of characteristics degradation of moisture, an organic matter, or gate dielectric film that Si-OH was incorporated and was formed, or generating of a defective part into formed gate dielectric film again, for example. A portion of gate dielectric film in which defects [defective part], such as a silicon dangling bond (Si-) and Si-H combination, are contained, Or or Si-O-Si combination is curtailed by stress or an angle of Si-O-Si combination is thick again, a portion of gate dielectric film in which Si-O-Si combination of differing from an angle of Si-O-Si combination in silicon oxide of bulk was included is meant. So, in a manufacturing method of a p type semiconductor element of this invention in order to avoid generating of such a problem, Including a process of washing a semiconductor layer surface before formation of gate dielectric film, without putting a semiconductor layer after surface washing to the atmosphere. (-- namely,, making atmosphere from washing of a semiconductor layer surface to a start of a gate-dielectric-film formation process into an inert gas atmosphere or a vacuum atmosphere for example, --) -- it is preferred to perform formation of gate dielectric film. When a silicon semiconductor substrate is used, for example as a semiconductor layer by this, The termination of most is carried out from hydrogen, very much, gate dielectric film can be formed in the surface of a silicon semiconductor substrate which has the surface where the termination of the part was carried out with fluoride, and characteristics degradation of formed gate dielectric film or generating of a defective part can be prevented.

[0040]When adopting a plasma oxidation method in formation of gate dielectric film, introduce hydrogen gas and oxygen gas in a processing chamber of a plasma treatment apparatus, but. Under the present circumstances, in order to prevent a detonating gas reaction from arising when hydrogen gas flows in a processing chamber and flows out out of a system, before

introducing hydrogen gas in a processing chamber, it is desirable to introduce oxygen gas. there is an appropriate possibility that it may be alike and an oxide film may be formed in a semiconductor layer by introduction into a processing chamber of oxygen gas. Such an oxide film is a dry oxidation film, and the characteristic is inferior to an oxide film formed by a humidification oxidation style in it. What is necessary is to introduce first hydrogen gas diluted with inactive gas, such as nitrogen gas, to rank second in a processing chamber, and just to introduce oxygen gas in a processing chamber, for example before a formation start of gate dielectric film, in order to prevent formation of such a dry oxidation film certainly. However, in this case, in order to prevent generating of a detonating gas reaction certainly, hydrogen gas concentration of hydrogen gas on oxygen gas, and concentration and a concrete target which do not burn. Below the range of detonation (in the case [Capacity % with air a table the bottom] below 18.3 capacity %) in inside of the air. It is below a stable combustion zone (when expressed with capacity % with air) in inside of the air preferably. It is desirable that below 4.0 capacity % considers [below the range of detonation (in the case / Capacity % with oxygen a table the bottom / below 15.0 capacity %) in inside of oxygen] it as concentration which becomes preferably below in a stable combustion zone (in the case [Capacity % with oxygen a table the bottom] below 4.5 capacity %) in inside of oxygen again.

[0041]As a semiconductor layer, not only in a silicon semiconductor substrate called a silicon single crystal wafer, A ground which should form further gate dielectric film, such as an epitaxial silicon layer, a polysilicon layer or an amorphous silicon layer, and a thing by which a semiconductor device was formed in silicon semiconductor substrates or these layers, on a semiconductor substrate is meant. Not only when forming gate dielectric film in a semiconductor layer formed in a semiconductor substrate top or the upper part as forming gate dielectric film in a semiconductor layer, but a case where gate dielectric film is formed in the surface of a semiconductor substrate is included. A silicon single crystal wafer may be a wafer produced by what kind of methods, such as a CZ process, the MCZ method, the DLCZ method, and an FZ method, and hydrogen annealing could be added beforehand. A semiconductor layer may comprise Si-germanium.

[0042]In this invention, since a layered product or a gate electrode is exposed to a steam and hydrogen gas which were generated by irradiating oxygen gas and hydrogen gas with electromagnetic waves, a silicon layer can be oxidized at a temperature lower than the conventional post-oxidation. And since hydrogen gas is contained in atmosphere, it can control that a metal layer oxidizes. In addition, since a silicon layer can be oxidized at a temperature lower than the conventional post-oxidation, it can control effectively that boron atoms which are p type impurities pass gate dielectric film from a silicon layer, and reach even a semiconductor layer in an oxidation process after this.

[0043]

[Example]Hereafter, with reference to Drawings, this invention is explained based on working example.

[0044](Working example 1) The key map of the plasma treatment apparatus of a sheet method suitable for operation of this invention is shown in drawing 1. This plasma treatment apparatus is [the processing chamber 10 and] a semiconductor layer (in working example 1). It comprises the gas induction 16A, 16B, and 16C allocated by the stage 11 which lays the silicon semiconductor substrate 20, the magnet 13 allocated in the exterior of the processing chamber 10, the microwave waveguide 14 attached to the crowning of the processing chamber 10, and the crowning of the processing chamber 10. The processing chamber 10 comprises the plasma production field 10A and the plasma treatment field 10B.

The stage 11 is allotted to the plasma treatment field 10B.

The lamp which is the heating method 12 for heating the silicon semiconductor substrate 20 is dedicated in the stage 11. The magnetron 15 is attached to the microwave waveguide 14, and by the magnetron 15 Microwave (1 GHz thru/or 100 GHz). (For example, 2.45-GHz microwave) is made to generate, and this microwave is introduced into the plasma production field 10A of the processing chamber 10 via the microwave waveguide 14. Hydrogen gas, oxygen gas, and nitrogen gas are introduced in the processing chamber 10 from each of the gas induction 16A, 16B, and

16C. Inactive gas (for example, nitrogen gas) is introduced in the processing chamber 10 from the gas induction 17 allocated in the side of the processing chamber 10. Various kinds of gas introduced in the processing chamber 10 is exhausted out of a system from the flueing part 18 provided in the lower part of the processing chamber 10. The heater 19 for controlling the temperature inside the processing chamber 10 so that processing chamber 10 inside does not dew is allocated in the exterior of the processing chamber 10.

[0045]A steam is made to generate in the plasma production field 10A by irradiating oxygen gas and hydrogen gas with microwave (1 GHz thru/or 100 GHz) (for example, 2.45-GHz microwave). Some steams are in the plasma state. In the plasma treatment field 10B, a silicon layer and a metal layer are laminated by this steam and hydrogen gas, and the layered product which the silicon layer exposed to the side is exposed to them, or a gate electrode is exposed to them again.

[0046]When adopting a plasma oxidation method and forming gate dielectric film on the surface of a semiconductor layer, a steam is made to generate in the plasma production field 10A by irradiating hydrogen gas and oxygen gas with microwave (1 GHz thru/or 100 GHz) (for example, 2.45-GHz microwave). In the plasma treatment field 10B, the semiconductor layer of a substrate face is oxidized using this steam. In [when performing plasma nitriding processing] the plasma production field 10A, The nitrogen molecules, the nitrogen-molecules ion, nitrogen atom, or nitrogen atom ion of an excitation state is made to generate by irradiating nitrogen system gas with microwave (1 GHz thru/or 100 GHz) (for example, 2.45-GHz microwave). The nitriding [the surface of the gate dielectric film formed on the surface of the semiconductor layer] in the plasma treatment field 10B.

[0047]In working example 1, the silicon semiconductor substrate was used as a semiconductor layer. The plasma oxidation method was adopted in working example 1. The manufacturing method of the semiconductor device of this invention and the manufacturing method of a p type semiconductor element using the plasma treatment apparatus shown in drawing 1 are hereafter explained with reference to typical drawing 2 which is a sectional view in part - drawing 4 of silicon semiconductor substrate 20 grade.

[0048][Process-100] first to the silicon semiconductor substrate 20 which is an N type silicon wafer (it produces in a CZ process) with a diameter of 8 inches which doped Lynn. forming the isolation region 21 which has LOCOS structure by a publicly known method -- subsequently -- a well -- an ion implantation, a channel stop ion implantation, and a threshold adjustment ion implantation are performed. The isolation region may have trench structure and may be the combination of LOCOS structure and trench structure. Then, RCA washing removes the surface particles and metal impurity of the silicon semiconductor substrate 20, it ranks second, surface washing of the silicon semiconductor substrate 20 by hydrofluoric acid solution and pure water is performed 0.1%, and the surface of the silicon semiconductor substrate 20 is exposed (refer to (A) of drawing 2). Most is carrying out the termination of the surface of the silicon semiconductor substrate 20 from hydrogen, and the termination of the part is carried out very much with fluoride.

[0049][Process-110] Next, after carrying in the silicon semiconductor substrate 20 from the door which is not illustrated to the plasma treatment apparatus shown in drawing 1 and laying it in the stage 11, inactive gas (for example, nitrogen gas) is introduced in the processing chamber 10 from the gas induction 17. And the silicon semiconductor substrate 20 is heated to 800 degreeC by the heating method 12.

[0050][Process-120] And the gate dielectric film 22 is formed in the surface of the silicon semiconductor substrate 20 which is a semiconductor layer. That is, introduction into the processing chamber 10 of the inactive gas (for example, nitrogen gas) as gas for dilution is interrupted, and hydrogen gas and oxygen gas are introduced in the processing chamber 10 from the gas induction 16A and the gas induction 16B. It combines, microwave power is supplied to the magnetron 15, and the microwave (1 GHz thru/or 100 GHz) (for example, 2.45-GHz microwave) generated by the magnetron 15 is introduced into the plasma production field 10A of the processing chamber 10 via the microwave waveguide 14. This, i.e., by irradiating hydrogen gas and oxygen gas with electromagnetic waves, an above-mentioned formula (1-1) - (1-4) a

reaction, and the reaction of a formula (2) and a formula (3) arise, and a steam generates. The steam by which it was generated arrives at the plasma treatment field 10B in which it is located down the processing chamber 10, and the surface of the semiconductor layer (specifically silicon semiconductor substrate 20) heated by the heating method 12 oxidizes. In this way, the 2-nm-thick gate dielectric film 22 can be formed on the surface of a semiconductor layer (refer to (B) of drawing 2). The formation conditions of the gate dielectric film 22 are illustrated to the following table 1.

[0051][Table 1]

Microwave power : 10 kW microwave frequency: 2.45-GHz gaseous oxygen flow rate : 10SLM hydrogen gas flow : 0.2SLM substrate temperature : 800degreeC [0052][Process-130] The gate electrode 23 which the silicon layer 23A containing p type impurities and the metal layer 23C are laminated, and changes on the gate dielectric film 22 is formed after that. That is, if formation of the gate dielectric film 22 is completed, the silicon semiconductor substrate 20 will be cooled to a room temperature, stopping introduction of supply of the microwave power to the magnetron 15, hydrogen gas to the processing chamber 10, and oxygen gas, and introducing inactive gas into the processing chamber 10 from the gas induction 17.

Then, the silicon semiconductor substrate 20 is taken out from a plasma treatment apparatus. And the silicon semiconductor substrate 20 is carried in to a publicly known CVD system. And the silicon layer 23A (in working example 1, it is a polysilicon layer) having contained p type impurities (for example, boron) is produced on the whole surface with a CVD method.

Subsequently, after producing the reaction inhibiting layer 23B which comprises WN, and the metal layer 23C which comprises tungsten one by one, based on a lithography technology and dry etching technology, the metal layer 23C, the reaction inhibiting layer 23B, and the silicon layer 23A are patterned. In this way, the gate electrode 23 shown in (C) of drawing 2 or the layered product which the silicon layer 23A and the metal layer 23C were laminated, and the silicon layer 23A exposed to the side again can be obtained.

[0053][Process-140] Next, the layered product which the gate electrode exposed to the steam and hydrogen gas which were generated by irradiating oxygen gas and hydrogen gas with electromagnetic waves, and the silicon layer 23A exposed to the side is exposed. That is, a back oxidation process is performed. After carrying in the silicon semiconductor substrate 20 again from the door which is not illustrated to the plasma treatment apparatus shown in drawing 1 and specifically laying it in the stage 11, inactive gas (for example, nitrogen gas) is introduced in the processing chamber 10 from the gas induction 17. And the silicon semiconductor substrate 20 is heated to 400 degreeC by the heating method 12. If the temperature of the silicon semiconductor substrate 20 is stabilized, introduction into the processing chamber 10 of the inactive gas (for example, nitrogen gas) as gas for dilution will be interrupted, Hydrogen gas and oxygen gas are introduced in the processing chamber 10 from the gas induction 16A and the gas induction 16B, and argon gas is introduced in the processing chamber 10 from the gas induction 16C. It combines, microwave power is supplied to the magnetron 15, and the microwave (1 GHz thru/or 100 GHz) (for example, 2.45-GHz microwave) generated by the magnetron 15 is introduced into the plasma production field 10A of the processing chamber 10 via the microwave waveguide 14. This, i.e., by irradiating hydrogen gas and oxygen gas with electromagnetic waves, an above-mentioned formula (1-1) - (1-4) a reaction, and the reaction of a formula (2) and a formula (3) arise, and a steam generates. The steam by which it was generated arrives at the plasma treatment field 10B in which it is located down the processing chamber 10, the silicon layer 23A exposed to the side of the gate electrode 23 or the silicon layer 23A exposed to the side of a layered product oxidizes, and the oxide film 24 is formed (refer to (D) of drawing 2). Although the formation conditions of the oxide film 24 are illustrated to the following table 2, the amount of supply of hydrogen gas is 8 times as more as the amount of supply of the oxygen gas into the processing chamber 10. As a result of becoming [this] a steam and hydrogen gas atmosphere, while the oxide film 24 is formed, the atmosphere of the plasma treatment field 10B can control oxidation of the metal layer 23C, and can oxidize the silicon layer 23A selectively by it. Since the oxide film 24 can be formed where substrate temperature is set to 400 degreeC, it can control effectively that the boron atoms contained in the silicon layer 23A pass the gate

dielectric film 22, and reach even the silicon semiconductor substrate 20. If formation of the oxide film 24 is completed, the silicon semiconductor substrate 20 will be cooled to a room temperature, stopping introduction of supply of the microwave power to the magnetron 15, hydrogen gas to the processing chamber 10, and oxygen gas, and introducing inactive gas into the processing chamber 10 from the gas induction 17.

Then, the silicon semiconductor substrate 20 is taken out from a plasma treatment apparatus.

[0054][Table 2]

Microwave power :1 kW microwave frequency: 2.45-GHz gaseous oxygen flow rate : 0.01LM

hydrogen gas flow : 0.08SLM argon-gas flow: 1.91SLM substrate temperature : 400degreeC

[0055][Process-150] P type impurities (for example, boron and BF_2) with ion implantation Next, a semiconductor layer. After pouring into silicon semiconductor substrate 20) and forming the low-concentration impurity range 25 in (concrete target (refer to (A) of drawing 3), form an insulation material layer in the whole surface, and an insulation material layer is etched into him based on anisotropic-dry-etching art, The sidewall 26 is formed in the side attachment wall of the gate electrode 23 (refer to (B) of drawing 3). Subsequently, after injecting boron ion into the silicon semiconductor substrate 20 with ion implantation, sauce / drain area 27 is formed by performing heat-of-activation processing of an impurity by which the ion implantation was carried out (refer to (C) of drawing 3). Then, produce the layer insulation layer 28 with a CVD method on the whole surface, and an opening is provided in the upper layer insulation layer 28 of sauce / drain area 27, A wiring material layer is formed in a sputtering technique on the layer insulation layer 28 including the inside of this opening, by patterning a wiring material layer, the wiring 29 can be formed and the typical p type semiconductor element which shows a sectional view in part can be obtained to drawing 4.

[0056](Working example 2) Working example 2 is modification of the manufacturing method of the p type semiconductor element of working example 1. The point that working example 2 is different from working example 1 continues [process-120], and is one of the points of performing plasma nitriding processing to the gate dielectric film 22. Except for this point, working example 2 is the same as working example 1.

[0057]The silicon semiconductor substrate 20 is cooled to a room temperature, stopping introduction of supply of the microwave power to the magnetron 15, hydrogen gas to the processing chamber 10, and oxygen gas after the completion of formation of gate dielectric film, and specifically introducing inactive gas into the processing chamber 10 from the gas induction 17. Subsequently, introduction into the processing chamber 10 of the inactive gas from the gas induction 17 is stopped. Then, the nitrogen gas which is nitrogen system gas is introduced into the processing chamber 10 from the gas induction 16C. It combines, microwave power is supplied to the magnetron 15, and the microwave (1 GHz thru/or 100 GHz) (for example, 2.45-GHz microwave) generated by the magnetron 15 is introduced into the plasma production field 10A of the processing chamber 10 via the microwave waveguide 14. The nitrogen molecules of the excitation state generated this, i.e., by irradiating nitrogen gas with electromagnetic waves, at an above-mentioned formula (4-1) and reaction - (4-4), Nitriding [nitrogen-molecules ion, a nitrogen atom, or nitrogen atom ion arrives at the plasma treatment field 10B in which it is located down the processing chamber 10, and / the surface of the gate dielectric film 22]. The conditions of plasma nitriding processing are illustrated to the following table 3. The Reason for making temperature of a silicon semiconductor substrate into a room temperature is for controlling that a nitrogen atom is spread in a silicon semiconductor substrate in nitriding treatment.

[0058][Table 3]

Microwave power :1 kW microwave frequency: 2.45-GHz nitrogen gas flow : 0.4SLM pressure :

0.16-Pa substrate temperature : Room temperature (25degreeC)

[0059]Heat-treatment may be performed after performing plasma nitriding processing.

Temperature up of the silicon semiconductor substrate 20 is carried out to 850degreeC by the heating method 12, stopping introduction of the nitrogen gas to the processing chamber 10 from

the gas induction 16C, and specifically introducing inactive gas into the processing chamber 10 from the gas induction 17. And if the temperature of the silicon semiconductor substrate 20 reaches 850 degreeC and the temperature is stabilized, heat-treatment will be performed for 5 minutes by nitrogen gas flow 4SLM. By this heat-treatment, relaxation of the damage produced in gate dielectric film can be aimed at.

[0060](Working example 3) Working example 3 is also modification of the manufacturing method of the p type semiconductor element of working example 1. Where the silicon semiconductor substrate 20 is heated to 800 degreeC in working example 1, gate dielectric film was formed by the plasma oxidation method, but in working example 3, two steps of oxidation are performed based on a plasma oxidation method. Namely, after starting formation of gate dielectric film on the surface of a semiconductor layer at the temperature to which the atom which mainly constitutes a semiconductor layer from the surface of a semiconductor layer is not desorbed from formation of gate dielectric film, The 1st gate-dielectric-film formation process that holds a semiconductor layer to the temperature requirement from which the atom which mainly constitutes a semiconductor layer from the surface of a semiconductor layer during the predetermined period is not desorbed, and forms gate dielectric film in it, Gate dielectric film consisted of the 2nd gate-dielectric-film formation process formed further until it became desired thickness at a temperature higher than the temperature requirement from which the atom which mainly constitutes a semiconductor layer from the surface of a semiconductor layer is not desorbed. The plasma treatment apparatus shown in drawing 1 also in working example 3 is used.

[0061][Process-300] The same process as [process-100] of working example 1 is performed first.

[0062][Process-310] Next, after carrying in the silicon semiconductor substrate 20 from the door which is not illustrated to the plasma treatment apparatus shown in drawing 1 and laying it in the stage 11, inactive gas (for example, nitrogen gas) is introduced in the processing chamber 10 from the gas induction 17. And the silicon semiconductor substrate 20 is heated to 300 degreeC by the heating method 12. At this temperature, Si-H combination of a semiconductor layer surface is not cut. Therefore, unevenness (roughness) does not arise on the surface of a semiconductor layer (in working example 3, it is the silicon semiconductor substrate 20).

[0063][Process-320] Hydrogen gas and oxygen gas are introduced in the processing chamber 10 from the gas induction 16A and the gas induction 16B, introducing the inactive gas (for example, nitrogen gas) as gas for dilution in the processing chamber 10 from the gas induction 17 after that. It combines, microwave power is supplied to the magnetron 15, and the microwave (1 GHz thru/or 100 GHz) (for example, 2.45-GHz microwave) generated by the magnetron 15 is introduced into the plasma production field 10A of the processing chamber 10 via the microwave waveguide 14. A steam generates by this. The steam by which it was generated arrives at the plasma treatment field 10B in which it is located down the processing chamber 10, and the surface of the semiconductor layer (specifically silicon semiconductor substrate 20) heated by the heating method 12 oxidizes. In this way, gate dielectric film (in working example 3, it is silicon oxide) can be formed on the surface of a semiconductor layer. The formation conditions of gate dielectric film are illustrated to the following table 4. In this 1st gate-dielectric-film formation process, 1-nm-thick gate dielectric film is formed.

[0064][Table 4]

Microwave power :10 kW microwave frequency: 2.45-GHz gaseous oxygen flow rate : 10SLM hydrogen gas flow : 0.2SLM inert gas flow rate : 10SLM substrate temperature : 300degreeC

[0065][Process-330] Interrupting introduction of supply of the microwave power to the magnetron 15, hydrogen gas to the processing chamber 10, and oxygen gas, and continuing introduction into the processing chamber 10 of the inactive gas from the gas induction 17 after that. Temperature up of the silicon semiconductor substrate 20 is carried out to 800degreeC by the heating method 12. Since thin gate dielectric film is already formed on the surface of the semiconductor layer, in this temperature rising step, unevenness (roughness) does not arise on the surface of a semiconductor layer (in working example 3, it is the silicon semiconductor substrate 20). Subsequently, hydrogen gas and oxygen gas are again introduced in the processing

chamber 10 from the gas induction 16A and the gas induction 16B. It combines, and again, microwave power is supplied to the magnetron 15 and the microwave (1 GHz thru/or 100 GHz) (for example, 2.45-GHz microwave) generated by the magnetron 15 is introduced into the plasma production field 10A of the processing chamber 10 via the microwave waveguide 14. A steam generates by this. The steam by which it was generated arrives at the plasma treatment field 10B in which it is located down the processing chamber 10, and oxidizes further the surface of the semiconductor layer (specifically silicon semiconductor substrate 20) heated by the heating method 12. In this way, gate dielectric film with a total thickness of 4 nm is formed on the surface of a semiconductor layer. The formation conditions of the gate dielectric film in this 2nd gate-dielectric-film formation process are illustrated to the following table 5.

[0066][Table 5]

Microwave power : 10 kW microwave frequency: 2.45-GHz gaseous oxygen flow rate : 10SLM hydrogen gas flow : 0.2SLM inert gas flow rate : 10SLM substrate temperature : 800degreeC

[0067][Process-340] by performing [process-130] of working example 1 - [process-150] henceforth, Or after passing through the plasma nitriding processing explained in working example 2 again, a p type semiconductor element can be obtained by performing [process-130] of working example 1 - [process-150].

[0068](Working example 4) Working example 4 is also modification of the manufacturing method of the p type semiconductor element of working example 1. The point that working example 4 is different from working example 1 is one of the points of heat-treating to the formed gate dielectric film, after forming gate dielectric film on the surface of a semiconductor layer. Hereafter, the manufacturing method of the p type semiconductor element of working example 4 is explained. The plasma treatment apparatus shown in drawing 1 also in working example 4 is used.

[0069][Process-400] By performing the same process as [process-100] of working example 1 - [process-120], 2-nm-thick gate dielectric film is formed on the surface of a semiconductor layer (in working example 4, it is the silicon semiconductor substrate 20).

[0070][Process-410] Temperature up of the silicon semiconductor substrate 20 is carried out to 850degreeC by the heating method 12, stopping introduction of supply of the microwave power to the magnetron 15, hydrogen gas to the processing chamber 10, and oxygen gas, and introducing into the processing chamber 10 of the inactive gas from the gas induction 17 after that. Subsequently, the nitrogen gas which does 0.1 capacity % content of hydrogen chloride gas is introduced in the processing chamber 10 from the gas induction 17, and heat-treatment is performed for 5 minutes. By this, gate dielectric film excellent in the time zero dielectric breakdown (TZDB) characteristic and the dielectric breakdown (TDDB) characteristic with the passage of time can be obtained.

[0071][Process-420] After that, the introduction to the processing chamber 10 of the nitrogen gas which does 0.1 capacity % content of the hydrogen chloride gas from the gas induction 17 is stopped, and inactive gas (for example, nitrogen gas) is introduced from the gas induction 17 to the processing chamber 10. Henceforth, a p type semiconductor element can be obtained by performing [process-130] [process-130] of working example 1 after passing through performing - [process-150] or the plasma nitriding processing explained in working example 2 again - [process-150]. [of working example 1] Heat-treatment of working example 4 may be added to two steps of gate-dielectric-film formation processes of working example 3.

[0072](Working example 5) Working example 5 is also modification of working example 1. The point that working example 5 is different from working example 1 is one of the points which adopted the pyrogenic oxidation style as formation of gate dielectric film.

[0073]The key map of the oxide film forming device of the vertical mold method for forming silicon oxide based on a pyrogenic oxidation style is shown in drawing 5. The oxidation furnace 30 (a processing chamber deserves) of the double pipe construction made from quartz with which the oxide film forming device of this vertical mold method was held perpendicularly, The gas induction 32 for introducing wet gas and /gas to the oxidation furnace 30, The flueing part 33 which exhausts wet gas and /gas from the oxidation furnace 30, and the heater 34 for holding the inside of the oxidation furnace 30 to predetermined ambient temperature via the cylindrical

liner tube 36 which comprises SiC, The substrate taking-out admission into a club 40 and the gas induction 41 for introducing inactive gas, such as nitrogen gas, to the substrate taking-out admission into a club 40, it comprises the shutter 35 into which the flueing part 42 which exhausts gas from the substrate taking-out admission into a club 40, and the oxidation furnace 30 and the substrate taking-out admission into a club 40 are divided, and the elevator mechanism 43 for carrying out carrying-in appearance of the silicon semiconductor substrate 20 into the oxidation furnace 30. The quartz boat 44 for laying the silicon semiconductor substrate 20 is attached to the elevator mechanism 43. Wet gas is made to generate by mixing and burning the hydrogen gas supplied to the combustion chamber 50 at an elevated temperature, oxygen gas and in the combustion chamber 50. This wet gas is introduced in the oxidation furnace 30 via the piping 51, the gas passageway 31, and the gas induction 32. The gas passageway 31 is equivalent to the space between the wall of the oxidation furnace 30 of double pipe construction, and an outer wall.

[0074]The outline of the formation method of gate dielectric film based on a pyrogenic oxidation style which uses the oxide film forming device of the vertical mold method shown in drawing 5 is explained hereafter.

[0075][Process-500] The same process as [process-100] of working example 1 is performed first.

[0076][Process-510] Nitrogen gas is introduced to the oxidation furnace 30 via the piping 52, the combustion chamber 50, the piping 51, the gas passageway 31, and the gas induction 32, and the inside of the oxidation furnace 30 is made into a nitrogen gas atmosphere, and the ambient temperature of the oxidation furnace 30 is held before and after 700 degreeC with the heater 34 via the liner tube 36. The shutter 35 is closed in this state. The substrate taking-out admission into a club 40 is in the state released by the atmosphere. And the silicon semiconductor substrate 20 is carried in to the substrate taking-out admission into a club 40, and the silicon semiconductor substrate 20 is laid in the quartz boat 44. After carrying in of the silicon semiconductor substrate 20 to the substrate taking-out admission into a club 40 is completed, the door which is not illustrated is shut, nitrogen gas is introduced into the substrate taking-out admission into a club 40 from the gas induction 41, it discharges from the flueing part 42, and the inside of the substrate taking-out admission into a club 40 is made into a nitrogen gas atmosphere.

[0077][Process-520] When the inside of the substrate taking-out admission into a club 40 fully serves as a nitrogen gas atmosphere, the shutter 35 is opened, the elevator mechanism 43 is operated, the quartz boat 44 is raised, and the silicon semiconductor substrate 20 is carried in in the oxidation furnace 30. When the elevator mechanism 43 arrives at a maximum rising position, it stops being open for free passage by the base of the quartz boat 44 between the oxidation furnace 30 and the substrate taking-out admission into a club 40.

[0078][Process-530] After that, temperature up of the ambient temperature of the oxidation furnace 30 of a nitrogen gas atmosphere is carried out, and it is referred to as 800 – 900 degreeC. And oxygen gas and hydrogen gas are supplied in the combustion chamber 50 via the piping 52 and 53, The wet gas generated by mixing and burning hydrogen gas at an elevated temperature in oxygen gas and the combustion chamber 50 is introduced to the oxidation furnace 30 via the piping 51, the gas passageway 31, and the gas induction 32, and is exhausted from the flueing part 33. Gate dielectric film is formed in the surface of the silicon semiconductor substrate 20 of this. The temperature in the combustion chamber 50 is held to 700-900 degreeC, for example with a heater (not shown).

[0079][Process-540] After forming the gate dielectric film of desired thickness, stop supply of the oxygen gas into the combustion chamber 50, and hydrogen gas, and it ranks second, Introducing inactive gas, such as nitrogen gas, in the oxidation furnace 30, the ambient temperature of the oxidation furnace 30 is lowered till around 700 degreeC, it ranks second, the elevator mechanism 43 is operated, the quartz boat 44 is dropped, it ranks second, and the silicon semiconductor substrate 20 is taken out from the substrate taking-out admission into a club 40.

[0080][Process-550] by performing [process-130] of working example 1 – [process-150]

henceforth, Or after passing through the plasma nitriding processing explained in working example 2 again, a p type semiconductor element can be obtained by performing [process-130] of working example 1 - [process-150]. Based on the pyrogenic oxidation style of working example 5, two steps of gate-dielectric-film formation processes explained in working example 3 may be performed, and the heat-treatment explained in working example 4 may be added further.

[0081]As mentioned above, although this invention was explained based on desirable working example, this invention is not limited to these working example. Various kinds of conditions and the structure of a plasma treatment apparatus where it explained in working example are illustration, and can be changed suitably.

[0082]For example, in [process-330] of working example 3, temperature up of the silicon semiconductor substrate 20 may be carried out to 800degreeC by the heating method 12, without stopping introduction of supply of the microwave power to the magnetron 15, hydrogen gas to the processing chamber 10, and oxygen gas. Although temperature up of the temperature of the silicon semiconductor substrate 20 was carried out to 850degreeC by the heating method 12 in [process-410] of working example 4, introducing inactive gas (for example, nitrogen gas) in the processing chamber 10 from the gas induction 17, Instead, temperature up of the temperature of the silicon semiconductor substrate 20 may be carried out to 850degreeC by the heating method 12, introducing the inactive gas (for example, nitrogen gas) which does 0.1 capacity % content of hydrogen chloride gas, for example in the processing chamber 10 from the gas induction 17. Hydrogen chloride gas may be included in the atmosphere in each of the 1st gate-dielectric-film formation process, a temperature rising step, and the 2nd gate-dielectric-film formation process, for example.

[0083]In working example, although the insulator layer was chiefly formed on the surface of the silicon semiconductor substrate, A p type semiconductor element can also be formed in the epitaxial silicon layer produced on the substrate based on this invention, and a p type semiconductor element can also be formed in a polysilicon layer or an amorphous silicon layer produced on the insulating layer formed on the substrate. Or a p type semiconductor element may be formed in the silicon layer in SOI structure again. The batch method which processes simultaneously not only a sheet method but two or more semiconductor layers can also perform formation of gate dielectric film and/or nitriding treatment to the surface of gate dielectric film, and post-oxidation.

[0084]After hydrofluoric acid solution and pure water performed surface washing of the semiconductor layer 0.1% in working example, carried in the semiconductor layer to the plasma treatment apparatus or the oxide film forming device (these devices are hereafter called a plasma treatment apparatus etc. generically), but. Also considering the atmosphere to carrying in from the surface washing of a semiconductor layer to a plasma treatment apparatus etc. as an inactive gas (for example, nitrogen gas) atmosphere, it is good. Such an atmosphere makes atmosphere of the surface washing installation of a semiconductor layer an inert gas atmosphere, for example, And as a mimetic diagram is shown in the method of dedicating a semiconductor layer (for example, silicon semiconductor substrate) in the box for conveyance where it filled up with inactive gas, and carrying in to a plasma treatment apparatus etc., and drawing 6, Cluster tool apparatus which comprised a carrying path, a loader, and an unloader, such as a surface washing installation and a plasma treatment apparatus, are used, From a surface washing installation to a plasma treatment apparatus can be tied with a carrying path, and it can attain by the method of making atmosphere of this surface washing installation, a carrying path, a plasma treatment apparatus, etc. an inert gas atmosphere.

[0085]Or surface washing of a semiconductor layer may be performed with the gaseous phase cleaning method using anhydrous hydrogen fluoride gas again on the conditions illustrated to Table 6 instead of hydrofluoric acid solution and pure water performing surface washing of a semiconductor layer 0.1%. Methanol is added for the occurrence prevention of particle. Or surface washing of a semiconductor layer may be performed with the gaseous phase cleaning method using hydrogen chloride gas again on the conditions illustrated to Table 7. Inner atmosphere, such as atmosphere, a carrying path, etc. in the surface washing installation before

the surface washing start of a semiconductor layer and after surface washing completion, is good also as an inert gas atmosphere, and good also as a vacuum atmosphere about $1.3 \times 10^{-1} \text{Pa}$ (10^{-3}Torr), for example. In making inner atmosphere, such as a carrying path, into a vacuum atmosphere, What is necessary is to make atmosphere of the plasma treatment apparatus at the time of carrying in a semiconductor layer, etc. into the vacuum atmosphere for example, about $1.3 \times 10^{-1} \text{Pa}$ (10^{-3}Torr), and just to make atmosphere of a plasma treatment apparatus etc. into inactive gas (for example, nitrogen gas) atmosphere after the completion of carrying in of a semiconductor layer.

[0086][Table 6]

Anhydrous hydrogen fluoride gas: 300SCCM methanol vapour : 80SCCM nitrogen gas : 1000SCCM pressure : 0.3-Pa temperature : 60degreeC [0087][Table 7]

Hydrogen-chloride gas / nitrogen gas: 1 capacity % temperature : 800degreeC [0088]The result which can maintain the surface of a semiconductor layer at the state of being pollution-free, before formation of gate dielectric film by adopting these methods, It can prevent effectively the characteristic of moisture, an organic matter, or the gate dielectric film that Si-OH was incorporated again, for example and was formed falling into the formed gate dielectric film, or a defective part occurring.

[0089]As explained previously, when adopting a plasma oxidation method, in formation of gate dielectric film, introduce hydrogen gas and oxygen gas in the processing chamber 10, but. Under the present circumstances, in order to prevent a detonating gas reaction from arising when hydrogen gas flows in the processing chamber 10 and flows out out of a system, in order to prevent a dry oxidation film from being formed in a semiconductor layer, and in order, For example, in [process-120] of working example 1, hydrogen gas of flow 0.2SLM is introduced in the processing chamber 10 from the gas induction 16A, introducing the inactive gas (for example, nitrogen gas) as gas for dilution of for example, flow 10SLM in the processing chamber 10 from the gas induction 17.

For example, what is necessary is then, to start introduction of the oxygen gas of for example, flow 10SLM in the processing chamber 10 from the gas induction 16B, and just to stop introduction into the processing chamber 10 of the inactive gas for dilution.

Subsequently, microwave power is supplied to the magnetron 15 and the 2.45-GHz microwave generated by the magnetron 15 is introduced into the plasma production field 10A of the processing chamber 10 via the microwave waveguide 14. By such operation, the hydrogen gas concentration in the processing chamber 10 before steam generation can serve as a value low enough, a detonating gas reaction can be certainly prevented from arising, and, moreover, formation of a dry oxidation film can be prevented certainly.

[0090]

[Effect of the Invention]Since a layered product or a gate electrode is exposed to the steam and hydrogen gas which were generated by irradiating oxygen gas and hydrogen gas with electromagnetic waves in this invention, As a result of being able to oxidize the exposed surface of a silicon layer at a temperature lower than the conventional post-oxidation, it can control effectively that the boron atoms which are p type impurities pass gate dielectric film from a silicon layer, and reach even a semiconductor layer in an oxidation process after this. And since hydrogen gas is contained in atmosphere, it can control that a metal layer oxidizes.

[0091]If a plasma oxidation method is adopted, it becomes possible to perform formation of gate dielectric film, and post-oxidation within one plasma treatment apparatus intrinsically, formation of gate dielectric film and the device for post-oxidation can be managed with one, and an equipment configuration can be simplified. If a plasma oxidation method is adopted, it becomes possible to make a steam generate easily and certainly, where an oxidation rate is controlled and controlled, and thin gate dielectric film can be formed with a humidification oxidation style. And since an oxide film is formed with the oxidation style using a steam, the oxide film which has the outstanding dielectric breakdown (Tddb) characteristic with the passage of time can be obtained.

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-102534

(43)Date of publication of application : 16.04.1996

(51)Int.Cl.

H01L 29/78
H01L 21/336

(21)Application number : 06-236257

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 30.09.1994

(72)Inventor : MURAOKA KOICHI
OKANO HARUO

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To provide a manufacturing method of a semiconductor device wherein thermal load is reduced and gate breakdown strength is improved by lowering a process temperature.

CONSTITUTION: This method is comprised of a process for forming a gate electrode 18 with a metallic layer single layer structure or a lamination structure including a metallic layer through a gate oxide film 13 on a silicon substrate 11, a process for processing gas to plasma by exciting gas containing oxygen and hydrogen such as water and a process for selectively oxidizing the silicon substrate 11 without oxidizing a metallic layer 16 by using gas containing plasma oxygen or hydrogen.

